

Curriculum Vitae

Vincenzo Catania

1. Notizie generali

Consegue la Laurea in Ingegneria Elettrotecnica il 29/07/1982 presso la Facoltà di Ingegneria di Catania con voti 110/110 e lode.

Fino alla fine del 1984 è responsabile del testing di sistemi a microprocessore presso la Divisione Sistemi della SGS di Catania.

Dal 1985 inizia la collaborazione di ricerca con l'Istituto di Informatica e Telecomunicazioni della Facoltà di Ingegneria di Catania, dove negli anni accademici 88/89, 89/90 e 90/91 ricopre il ruolo di professore a contratto di Radiotecnica nel Corso di Laurea in Ingegneria Elettronica.

Nel novembre 1992 prende servizio di ruolo presso la Facoltà di Ingegneria dell'Università di Catania in qualità di professore associato di Sistemi di Elaborazione delle Informazioni.

Dal 30 ottobre 2000 prende servizio di ruolo presso la Facoltà di Ingegneria dell'Università di Catania in qualità di professore ordinario di Sistemi di Elaborazione delle Informazioni.

Dal 2005 è membro dell'European Network of Excellence on High performance and Embedded Architecture And Compilation, HiPEAC2, che mira ad incrementare la ricerca europea nell'area dei sistemi embedded ad alte prestazioni ed a stimolare l'interazione tra università ed industria.

Nel 2006 viene eletto Direttore del Dipartimento di Ingegneria Informatica e delle Telecomunicazioni ricoprendo tale carica fino al dicembre 2010.

Nel novembre 2010 viene eletto Direttore del costituendo Dipartimento di Ingegneria Elettrica Elettronica e Informatica

Dal gennaio 2011 a ottobre 2018 ricopre la carica di Direttore del Dipartimento di Ingegneria Elettrica Elettronica e Informatica.

Dal 2012 è inserito nella lista dei professori eleggibili per la partecipazione alle commissioni per l'Abilitazione Scientifica Nazionale per il settore 09 / H1 - "Sistemi di Elaborazione delle Informazioni" (sistemi di calcolo).

Dal 2013 è membro del consiglio di amministrazione del consorzio SILAB (Service Innovation LAB), Laboratorio pubblico-privato in Aziende del settore ICT e università di Catania e Palermo collaborano per lo sviluppo della ricerca nel campo della Service Innovation.

Dal 2013 è Referente Scientifico del laboratorio JOL WAVE (Joint Open Lab Wireless Applications in Multidevice Ecosystems) un laboratorio di ricerca congiunto pubblico-privato nato dalla collaborazione tra l'Università degli Studi di Catania e TIM (ex Telecom Italia SpA).

Dal 2016 al 2018 è componente del Senato Accademico dell'Università degli Studi di Catania.

Dal 2018 é membro della Giunta del raggruppamento nazionale di Ingegneria Informatica (GII)

Dal 2017 é membro del Consiglio Direttivo del Digital Innovation Hub Sicilia (DIH)

Dal 2013 é il referente scientifico per l'Ateneo del Contamination Lab Catania

2. Attività didattica e di servizio per l'Ateneo

Durante la propria carriera il prof. Vincenzo Catania ha svolto una intensa attività didattica, centrata su insegnamenti del settore scientifico disciplinare ING-INF05 "Sistemi di Elaborazione delle Informazioni", presso la Facoltà di Ingegneria, in altre Facoltà dell'Ateneo e in altre Università in qualità di supplente. Nella Facoltà di Ingegneria in particolare ha tenuto per oltre quindici anni per compito didattico il corso di "Calcolatori Elettronici II" per gli allievi del Corso di Laurea in Ingegneria Informatica e Ingegneria Elettronica; per supplenza il corso di Fondamenti di Informatica per gli allievi dei Corsi di Laurea in Ingegneria delle Telecomunicazioni ed Ingegneria Informatica. Nell'ambito dell'Ateneo ha inoltre svolto le supplenze seguenti:

- il corso di Sistemi di Elaborazione per il corso di laurea in Scienze della Comunicazione- Facoltà di Lettere
- il corso di Informatica Applicata alla Psicologia per il corso di laurea in Scienze e Tecniche Psicologiche – Facoltà di Scienze della Formazione
- il corso di Sistemi Intelligenti per la laurea specialistica in Psicologia

Dal 2005 al 2015 è titolare dell'insegnamento di "Sistemi Embedded" nella Laurea Magistrale in Ingegneria Informatica e dell'insegnamento di "Laboratorio di Calcolatori" per la laurea di primo livello in Ingegneria Informatica.

Dal 2015 ad oggi è titolare degli insegnamenti "Embedded Systems", "Internet of Things Based Smart Systems", "IoT Principles and Architectures" nei Corsi di Laurea in Ingegneria Informatica Magistrale e Triennale.

È docente e coordinatore del modulo "Architetture Micro" nel Master in Microelettronica e Sistemistica, a.a. 98/99, nell'ambito della Scuola Superiore dell'Università di Catania..

Nel 1995 è nominato membro del Comitato Tecnico-Scientifico del Centro di Orientamento e Formazione dell'Università di Catania, dove ricopre il ruolo di Responsabile della Formazione a Distanza per l'Ateneo. In tale contesto, il prof. Vincenzo Catania ha progettato e coordinato diverse iniziative per L'Ateneo di Catania, aventi come obiettivo primario l'innovazione dell'attività didattica attraverso l'utilizzo di nuove tecnologie In particolare:

- 1) nell'ambito del Piano Triennale 1994-96, art. 3 - consolidamento del sistema universitario – è stato responsabile della realizzazione di un "Centro studi per la sperimentazione e realizzazione di sistemi informatici avanzati a supporto delle attività didattiche";
2. ha realizzato, su mandato del Comitato Tecnico-Scientifico, diversi esperimenti di teledidattica, tra i quali uno finalizzato alla realizzazione di un corso di preparazione al Concorso di Ammissione alla Facoltà di Medicina e Chirurgia;
3. su mandato del Comitato Tecnico-Scientifico, ha coordinato la proposta di progetto "Sistema integrato nel campo della formazione a distanza, del telelavoro, della generazione e fruizione di banche dati multimediali" afferente al Cluster "Servizi al Cittadino" dei piani MURST, legge 488; il progetto è stato approvato con decreto MURST n. 269 del 30/06/1999, per un importo complessivo di L.1.730.058.0000, di durata triennale, ed il prof. Catania è il responsabile scientifico per l'Ateneo di Catania. In tale ambito è stato progettato e realizzato un sistema di e-

learning di Ateneo, sperimentato in diversi corsi di studio delle Facoltà di Ingegneria, di Scienze della Formazione, di Economia e di Scienze Politiche.

- 4) ha progettato, su mandato del Senato Accademico, il sistema informatico del Centro di Educazione Ambientale dell'Ateneo, afferente al Centro Orientamento e Formazione;
- 5) su mandato del Comitato Tecnico-Scientifico, nell'ambito del POM 940022/I/1 - Sottoprogramma Formazione Formatori QCS Ob. i 1994-1999 (Circolare 24 febbraio 1999 pubblicata sulla G.U.R.S. del 6.3.99) ha partecipato alla realizzazione di un progetto denominato ATENA 2000 nel quale ha curato tutto il sistema di formazione a distanza;
- 6) nell'ambito del Progetto Orientamento, che fa parte P.O. 1994/99 "Ricerca, Sviluppo ed Alta Formazione", misura 1 "Alta Formazione", Sottomisura "Orientamento", di intesa con il Prof. Santo Di Nuovo, ordinario di Psicologia nella Facoltà di Scienze della Formazione e Esperto di Esperto Psicologia dell'Orientamento nel Comitato Tecnico-Scientifico del Centro Orientamento e Formazione, ha progettato un Master per Operatore Psicotecnologico, nel quale il prof. Catania ha curato gli aspetti legati alla introduzione delle nuove tecnologie informatiche nell'insegnamento.

Nel novembre del 1998, è stato invitato dal prof. Chris Begum, Direttore del "Research Centre for Open and Distance Learning" della Central Queensland University, Australia, a tenere un corso su "Open and distance learning and the potential of the new information and communication technologies" .

Nel periodo maggio-luglio 1999, ha progettato il Centro Linguistico Multimediale di Ateneo.

Nel 2003 è stato incaricato dal Rettore dell'Università di Catania di far parte di un comitato interuniversitario di esperti per progettare un sistema di e-learning per le tre università siciliane. Nell'ambito della propria attività presso il comitato scientifico del Centro Biblioteche e Documentazione dell'Ateneo ha curato il progetto per la realizzazione di una rete di aule multimediali per estendere i servizi di accesso alla biblioteca on line a tutte le Facoltà.

Il prof. Vincenzo Catania ha inoltre ricoperto o ricopre le seguenti cariche di Ateneo:

- direttore dell'Unità CINI (Consorzio Interuniversitario Nazionale per l'Informatica) dell'Università degli Studi di Catania.
- membro del Comitato Scientifico del Centro Biblioteche e Documentazione dell'Ateneo.
- membro del Comitato Scientifico dell'Organismo di Coordinamento Didattico fra Università degli Studi di Catania ed il Provveditorato degli Studi di Catania.
- membro del Collegio dei Docenti del Dottorato di Ricerca in Ingegneria Informatica e delle Telecomunicazioni.
- membro del Collegio dei Docenti del Dottorato di Ricerca in Ingegneria dei Sistemi, Energetica, Informatica e delle Telecomunicazioni

Il prof. Vincenzo Catania su incarico della Facoltà di Ingegneria è stato il progettista e coordinatore scientifico del Master Universitario di II Livello dal titolo "Metodologie e Tecnologie per lo Sviluppo di Applicazioni per Sistemi e Terminali mobili"

3. Attività Scientifica

Il Prof. Catania ha svolto la propria attività scientifica su temi di ricerca tutti afferenti al campo dei sistemi di elaborazione. L'attività di ricerca è stata in buona parte focalizzata su:

- Metodologie di progettazione di Sistemi Embedded
- Architetture di processori ad alte prestazioni dedicati alla logica fuzzy
- Architetture Multiprocessor System On Chip (MPSoC)
- Architetture di interconnessione on-chip basate sul paradigma Network on Chip

- Gestione delle risorse nei sistemi distribuiti ad alta velocità
- Architetture e servizi evoluti per sistemi e terminali in mobilità
- Middleware per l'IoT e applicazioni M2M

L'attività scientifica si è svolta prevalentemente nell'ambito di progetti e convenzioni di ricerca, alcuni dei quali di seguito elencati, nei quali il prof. Catania ha ricoperto il ruolo di responsabile scientifico, coordinando diversi gruppi di ricerca.

- Responsabile dell'unità operativa di Catania del Progetto Finalizzato CNR MADESS II: "Definizione, sviluppo ed analisi della metodologia di progettazione di 'embedded' performanti e/o a basso consumo".
- Responsabile dell'unità operativa di Catania del Progetto Finalizzato CNR MADESS II: "Metodologie, dispositivi ed applicazioni in Logica Fuzzy".
- Responsabile scientifico per l'Ateneo di Catania del progetto "Sistema integrato nel campo della formazione a distanza, del telelavoro, della generazione e fruizione di banche dati multimediali" afferente al cluster 'Servizi al Cittadino' dei piani MIUR, legge 488.
- Responsabile del progetto di ricerca di Ateneo dal titolo: "Metodologie di progettazione e architetture VLSI per sistemi embedded".
- Responsabile scientifico della convenzione di ricerca "Progettazione di un ambiente per la formazione a distanza", stipulata tra l'Università di Catania- Dipartimento di Ingegneria Informatica e delle Telecomunicazioni e il Comune di Catania.
- Responsabile scientifico della convenzione di ricerca "Progettazione di una banca dati ambientale ", stipulata tra l'Università di Catania- Dipartimento di Ingegneria Informatica e delle Telecomunicazioni e il Comune di Catania.
- Responsabile scientifico della convenzione di ricerca "Instruction level power estimation in architetture VLIW", stipulata tra l'Università di Catania e la STMicroelectronics di Catania.
- Responsabile dell'unità operativa di Catania del Progetto COFIN 2002 del MIUR dal titolo: "Metodologie e algoritmi di esplorazione dello spazio di progetto per la realizzazione di SOC's".
- Responsabile scientifico, per l'unità operativa presso il Dip.to di Ingegneria Informatica e delle Telecomunicazioni dell'Università di Catania, del progetto finanziato dal MIUR (progetto FAR2, L.297) dal titolo "Nuove architetture di microcontrollori basate sul concetto di Intelligent Control Unit", avente come partner industriale la STMicroelectronics di Catania.
- Responsabile scientifico del contratto di ricerca Progetto Mobile Web - Ambienti applicativi e servizi basati su tecnologie web su terminali mobili tra DIEEI e Telecom Italia.
- Responsabile scientifico del contratto di ricerca Progetto Smart Mobile OS - Ambienti applicativi e sistemi basati su tecnologie web su terminali mobili e risorse virtuali tra DIEEI e Telecom Italia.
- Responsabile scientifico del contratto di ricerca Progetto Virtual Mobile Web - Ambienti applicativi e servizi basati su tecnologie web su terminali mobili e risorse virtuali tra DIEEI e Telecom Italia.
- Responsabile scientifico per l'Università di Catania del progetto Europeo FP7-ICT-2009-5 Webinos – Secure WebOS Application Delivery Environment.
- Responsabile scientifico del progetto Regionale PO FESR 2007/2013 Linea di Intervento 4.1.1.1 Rammar sistema cibernetico programmabile di interfacce a interazione verbale.
- Responsabile scientifico del progetto PON 03PE-00132-1 "ICT/Tecnologie per le Smart Communities" Servify (SERVICE FirstLY)
- Responsabile scientifico del progetto di ricerca "Non-invasive emerging technologies for Indoor Localization" tra DIEEI and Telecom Italia SpA

- Responsabile scientifico del progetto di ricerca "Turning into a User-centric Smart Campus through the definition of a platform for context-aware user-service interaction by exploiting a multi device ecosystem" tra DIEEI and Telecom Italia SpA
- Responsabile scientifico del contratto di ricerca "M2M and location based services - New user-object interaction models in smart environments" tra DIEEI and Telecom Italia SpA
- Responsabile scientifico per il DIEEI del progetto MISE "M9" (CDS 000448)

4. Pubblicazioni Scientifiche

Pubblicazioni su Rivista

1. Vincenzo Catania, Gaetano Carmelo La Delfa, Salvatore Monteleone, Davide Patti, Daniela Ventura, Giuseppe La Torre. GOOSE: goal oriented orchestration for smart environments. *IJAHUC* 32(3): 159-170 (2019)
2. Vincenzo Catania, Andrea Mineo, Salvatore Monteleone, Maurizio Palesi, Davide Patti. Improving Energy Efficiency in Wireless Network-on-Chip Architectures. *JETC* 14(1): 9:1-9:24 (2018)
3. Vincenzo Catania, Giuseppe La Torre, Salvatore Monteleone, Daniela Panno, Davide Patti. User-Generated Services Composition in Smart Multi-User Environments. *J. Sensor and Actuator Networks* 6(3): 20 (2017)
4. Daniela Ventura, Aitor Gómez-Goiri, Vincenzo Catania, Diego López-de-Ipiña, J. A. M. Naranjo, Leocadio G. Casado. Security analysis and resource requirements of group-oriented user access control for hardware-constrained wireless network services. *Logic Journal of the IGPL* 24(1): 80-91 (2016)
5. Gaetano Carmelo La Delfa, Salvatore Monteleone, Vincenzo Catania, Juan F. De Paz, Javier Bajo. Performance analysis of visualmarkers for indoor navigation systems. *Frontiers of IT & EE* 17(8): 730-740 (2016)
6. Andrea Mineo, Maurizio Palesi, Giuseppe Ascia, Vincenzo Catania. Exploiting antenna directivity in wireless NoC architectures. *Microprocessors and Microsystems - Embedded Hardware Design* 43: 59-66 (2016)
7. Andrea Mineo, Maurizio Palesi, Giuseppe Ascia, Partha Pratim Pande, Vincenzo Catania. On-Chip Communication Energy Reduction Through Reliability Aware Adaptive Voltage Swing Scaling. *IEEE Trans. on CAD of Integrated Circuits and Systems* 35(11): 1769-1782 (2016)
8. Vincenzo Catania, Andrea Mineo, Salvatore Monteleone, Maurizio Palesi, Davide Patti. Cycle-Accurate Network on Chip Simulation with Noxim. *ACM Trans. Model. Comput. Simul.* 27(1): 4:1-4:25 (2016)
9. Andrea Mineo, Maurizio Palesi, Giuseppe Ascia, Vincenzo Catania. Runtime Tunable Transmitting Power Technique in mm-Wave WiNoC Architectures. *IEEE Trans. VLSI Syst.* 24(4): 1535-1545 (2016)
10. Maurizio Palesi, Davide Patti, Giuseppe Ascia, Daniela Panno, Vincenzo Catania. Coupling Routing Algorithm and Data Encoding for Low Power Networks on Chip. *JCS* 11(3): 552-566 (2015)
11. Vincenzo Catania, Andrea Araldo, Davide Patti. Parameter Space Representation of Pareto Front to Explore Hardware-Software Dependencies. *ACM Trans. Embedded Comput. Syst.* 14(4): 77:1-77:25 (2015)
12. Vincenzo Catania, Andrea Mineo, Salvatore Monteleone, Davide Patti. Distributed topology discovery in self-assembled nano network-on-chip. *Computers & Electrical Engineering* 40(8): 292-306 (2014)
13. Maurizio Palesi, Rafael Tornero, Juan Manuel Orduña, Vincenzo Catania, Daniela Panno. Designing Robust Routing Algorithms and Mapping Cores in Networks-on-Chip: A Multi-objective Evolutionary-based Approach. *J. UCS* 18(7): 937-969 (2012)

14. Davide Patti, Andrea Spadaccini, Maurizio Palesi, Fabrizio Fazzino, Vincenzo Catania. Supporting Undergraduate Computer Architecture Students Using a Visual MIPS64 CPU Simulator. *IEEE Trans. Education* 55(3): 406-411 (2012)
15. Giuseppe Ascia, Vincenzo Catania, Alessandro G. Di Nuovo, Maurizio Palesi, Davide Patti. Performance evaluation of efficient multi-objective evolutionary algorithms for design space exploration of embedded computer systems. *Appl. Soft Comput.* 11(1): 382-398 (2011)
16. Maurizio Palesi, Giuseppe Ascia, Fabrizio Fazzino, Vincenzo Catania. Data Encoding Schemes in Networks on Chip. *IEEE Trans. on CAD of Integrated Circuits and Systems* 30(5): 774-786 (2011)
17. Maurizio Palesi, Shashi Kumar, Vincenzo Catania. Leveraging Partially Faulty Links Usage for Enhancing Yield and Performance in Networks-on-Chip. *IEEE Trans. on CAD of Integrated Circuits and Systems* 29(3): 426-440 (2010)
18. Maurizio Palesi, Shashi Kumar, Vincenzo Catania. Bandwidth-aware routing algorithms for networks-on-chip platforms. *IET Computers & Digital Techniques* 3(5): 413-429 (2009)
19. Maurizio Palesi, Rickard Holmsmark, Shashi Kumar, Vincenzo Catania. Application Specific Routing Algorithms for Networks on Chip. *IEEE Trans. Parallel Distrib. Syst.* 20(3): 316-330 (2009)
20. Alessandro G. Di Nuovo, Vincenzo Catania, Santo Di Nuovo, Serafino Buono. Psychology with soft computing: An integrated approach and its applications. *Appl. Soft Comput.* 8(1): 829-837 (2008)
21. Vincenzo Catania, Maurizio Palesi, Davide Patti. Reducing complexity of multiobjective design space exploration in VLIW-based embedded systems. *TACO* 5(2): 11:1-11:33 (2008)
22. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi, Davide Patti. Implementation and Analysis of a New Selection Strategy for Adaptive Routing in Networks-on-Chip. *IEEE Trans. Computers* 57(6): 809-820 (2008)
23. Vincenzo Catania, Maurizio Palesi, Davide Patti. Analysis and Tools for the Design of VLIW Embedded Systems in a Multi-Objective Scenario. *Journal of Circuits, Systems, and Computers* 16(5): 819-846 (2007)
24. Giuseppe Ascia, Vincenzo Catania, Alessandro G. Di Nuovo, Maurizio Palesi, Davide Patti. Efficient design space exploration for application specific systems-on-a-chip. *Journal of Systems Architecture* 53(10): 733-750 (2007)
25. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi. A Multi-objective Genetic Approach to Mapping Problem on Network-on-Chip. *J. UCS* 12(4): 370-394 (2006)
26. Giuseppe Ascia, Vincenzo Catania, Daniela Panno. An integrated fuzzy-GA approach for buffer management. *IEEE Trans. Fuzzy Systems* 14(4): 528-541 (2006)
27. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi. A multiobjective genetic approach for system-level exploration in parameterized systems-on-a-chip. *IEEE Trans. on CAD of Integrated Circuits and Systems* 24(4): 635-645 (2005)
28. Giuseppe Ascia, Vincenzo Catania, Daniela Panno. An evolutionary management scheme in high-performance packet switches. *IEEE/ACM Trans. Netw.* 13(2): 262-275 (2005)
29. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi. A GA-based design space exploration framework for parameterized system-on-a-chip platforms. *IEEE Trans. Evolutionary Computation* 8(4): 329-346 (2004)
30. Vincenzo Catania, Giuseppe Ficili, Daniela Panno. An integrated framework for traffic control in ATM networks based on soft-computing techniques. *Inf. Sci.* 138(1-4): 31-44 (2001)
31. Giuseppe Ascia, Vincenzo Catania, Daniela Panno. An efficient fuzzy system for traffic management in high-speed packet-switched networks. *Soft Comput.* 5(4): 247-256 (2001)
32. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi, Davide Sarta. An Instruction-Level Power Analysis Model with Data Dependency. *VLSI Design* 2001(2): 245-273 (2001)

33. Vincenzo Catania, Giuseppe Ficili, Daniela Panno. On the impact of traffic control algorithms on resource management in ATM networks. *Computer Communications* 22(3): 258-265 (1999)
34. Giuseppe Ascia, Vincenzo Catania, Marco Russo. VLSI hardware architecture for complex fuzzy systems. *IEEE Trans. Fuzzy Systems* 7(5): 553-570 (1999)
35. Vincenzo Catania, Michele Malgeri, Marco Russo. Applying fuzzy logic to codesign partitioning. *IEEE Micro* 17(3): 62-70 (1997)
36. Giuseppe Ascia, Vincenzo Catania, Giuseppe Ficili, Sergio Palazzo, Daniela Panno. A VLSI fuzzy expert system for real-time traffic control in ATM networks. *IEEE Trans. Fuzzy Systems* 5(1): 20-31 (1997)
37. Vincenzo Catania, Antonio Puliafito, Salvatore Riccobene, Lorenzo Vita. Monitoring performance in distributed systems. *Computer Communications* 19(9-10): 788-803 (1996)
38. Vincenzo Catania, Antonio Puliafito, Salvatore Riccobene, Lorenzo Vita. An I/O subsystem supporting mass storage functions in parallel systems. *Computer Standards & Interfaces* 18(2): 117-138 (1996)
39. Giuseppe Ascia, Vincenzo Catania. An Efficient Hardware Architecture to Support Complex Fuzzy Reasoning. *International Journal on Artificial Intelligence Tools* 5(1-2): 41-60 (1996)
40. Giuseppe Ascia, Vincenzo Catania, Antonio Puliafito, Lorenzo Vita. A Reconfigurable Parallel Architecture for a Fuzzy Processor. *Inf. Sci.* 88(1-4): 299-315 (1996)
41. Vincenzo Catania, Antonio Puliafito, Lorenzo Vita. A Fuzzy Approach to Mapping Problems. *Inf. Sci.* 95(3): 191-217 (1996)
42. Vincenzo Catania, Giuseppe Ficili, Sergio Palazzo, Daniela Panno. A comparative analysis of fuzzy versus conventional policing mechanisms for ATM networks. *IEEE/ACM Trans. Netw.* 4(3): 449-459 (1996)
43. Vincenzo Catania, Giuseppe Ascia. A VLSI Parallel Architecture for Fuzzy Expert Systems. *IJPRAI* 9(2): 421-447 (1995)
44. Abraham Kandel, Giuseppe Ascia, Vincenzo Catania, Biagio Giacalone, Marco Russo, Lorenzo Vita, Andrés Jaramillo-Botero, Yoichi Miyake, Hua Harry Li, Nowell Godfrey, Yuandong Ji, Shuwei Guo, Liliane Peters, Krishna Rao Valavala, Mahmoud A. Manzoul, Antonio Ruiz, Julio Gutiérrez, Felipe Fernández. *Fuzzy Hardware Challenges*. *IEEE Micro* 15(6): 61-67 (1995)
45. Giuseppe Ascia, Vincenzo Catania, Biagio Giacalone, Marco Russo, Lorenzo Vita. Designing for parallel fuzzy computing. *IEEE Micro* 15(6): W1-W11 (1995)
46. Vincenzo Catania, Antonio Puliafito, Salvatore Riccobene, Lorenzo Vita. Design and Performance Analysis of a Disk Array System. *IEEE Trans. Computers* 44(10): 1236-1247 (1995)
47. Salvatore Casale, Vincenzo Catania, Aurelio La Corte. Service integration issues on an ATM DQDB MAN. *Computer Communications* 17(6): 407-418 (1994)
48. Vincenzo Catania, Aurelio La Corte, Antonio Puliafito, Lorenzo Vita. A Simulation Study of DQDB Metropolitan Area Network. *Simulation* 62(3): 158-171 (1994)
49. Vincenzo Catania, Antonio Puliafito, Marco Russo, Lorenzo Vita. A VLSI fuzzy inference processor based on a discrete analog approach. *IEEE Trans. Fuzzy Systems* 2(2): 93-106 (1994)
50. Salvatore Casale, Vincenzo Catania, Antonio Puliafito, Lorenzo Vita. A remote bridging technique to increase performability in distributed systems. *IEEE Trans. Industrial Electronics* 41(2): 182-190 (1994)
51. Vincenzo Catania, Antonio Puliafito, Lorenzo Vita. A Model for Performance Evaluation of Gracefully Degrading Systems. *Comput. J.* 36(2): 177-185 (1993)
52. Salvatore Casale, Vincenzo Catania, Aurelio La Corte, Lorenzo Vita. Service management on an ATM DQDB MAN. *Computer Communications* 16(3): 147-154 (1993)

53. Vincenzo Catania, Antonio Puliafito, Lorenzo Vita. High-speed data service in distributed systems based on SMDS. *Computer Communications* 16(7): 394-402 (1993)
54. Vincenzo Catania, Antonio Puliafito, Lorenzo Vita. A modeling framework to evaluate performability parameters in gracefully degrading systems. *IEEE Trans. Industrial Electronics* 40(5): 461-472 (1993)
55. Vincenzo Catania, Salvatore Cavalieri, Lorenzo Vita. Rearrangeable switch fabric for fast packet switching. *Computer Communications* 14(8): 451-460 (1991)
56. Salvatore Casale, Vincenzo Catania, Alberto Faro, Nikolai Parchenkov, Lorenzo Vita. Design and performance evaluation of an optical fibre LAN with double token rings. *Computer Communications* 12(3): 158-166 (1989)

Publicazioni su Atti di Conferenze

1. Giuseppe Ascia, Vincenzo Catania, Salvatore Monteleone, Maurizio Palesi, Davide Patti, John Jose. Analyzing networks-on-chip based deep neural networks. *NOCS 2019*: 23:1-23:2
2. Giuseppe Ascia, Vincenzo Catania, Salvatore Monteleone, Maurizio Palesi, Davide Patti, John Jose. Approximate Wireless Networks-on-Chip. *DCIS 2018*: 1-6
3. Salvatore Michele Biondi, Vincenzo Catania, Salvatore Monteleone, Maurizio Palesi, Davide Patti. smARTworks: A Multi-sided Context-aware Platform for the Smart Museum. *PECCS 2018*: 241-247
4. Vincenzo Catania, Salvatore Monteleone, Maurizio Palesi, Davide Patti. Packetization of Shared-Memory Traces for Message Passing Oriented NoC Simulation. *ISC 2018*: 311-325
5. Salvatore Michele Biondi, Vincenzo Catania, Salvatore Monteleone, Carmelo Polito. Bus as a sensor: A mobile sensor nodes network for the air quality monitoring. *WiMob 2017*: 272-277
6. Vincenzo Catania, Andrea Mineo, Salvatore Monteleone, Maurizio Palesi, Davide Patti. Improving the energy efficiency of wireless Network on Chip architectures through online selective buffers and receivers shutdown. *CCNC 2016*: 668-673
7. Vincenzo Catania, Andrea Mineo, Salvatore Monteleone, Maurizio Palesi, Davide Patti. Energy efficient transceiver in wireless Network on Chip architectures. *DATE 2016*: 1321-1326
8. Salvatore Michele Biondi, Salvatore Monteleone, Giuseppe La Torre, Vincenzo Catania. A Context-Aware Smart Parking System. *SITIS 2016*: 450-454
9. Giuseppe La Torre, Salvatore Monteleone, Marco Cavallo, Valeria D'Amico, Vincenzo Catania. A Context-Aware Solution to Improve Web Service Discovery and User-Service Interaction. *UIC/ATC/ScalCom/CBDCOM/IoP/SmartWorld 2016*: 180-187
10. Giuseppe Ascia, Vincenzo Catania, Raffaele Di Natale, Andrea Fornaia, Misael Mongiovi, Salvatore Monteleone, Giuseppe Pappalardo, Emiliano Tramontana. Making Android Apps Data-Leak-Safe by Data Flow Analysis and Code Injection. *WETICE 2016*: 205-210
11. Vincenzo Catania, Andrea Mineo, Salvatore Monteleone, Maurizio Palesi, Davide Patti. Noxim: An open, extensible and cycle-accurate network on chip simulator. *ASAP 2015*: 162-163
12. Daniela Ventura, Salvatore Monteleone, Giuseppe La Torre, Gaetano Carmelo La Delfa, Vincenzo Catania. Smart EDIFICE - Smart EveryDay interoperating future devICES. *CTS 2015*: 19-26
13. Andrea Mineo, Mohd Shahrizal Rusli, Maurizio Palesi, Giuseppe Ascia, Vincenzo Catania, Muhammad N. Marsono. A closed loop transmitting power self-calibration scheme for energy efficient WiNoC architectures. *DATE 2015*: 513-518
14. Giuseppe Monteleone, Raffaele Di Natale, Piero Conca, Salvatore Michele Biondi, Antonio Rosario Intilisano, Vincenzo Catania, Daniela Panno. A Decision Support System for Hotel Facilities Inventory Management. *DEXA (1) 2015*: 460-470

15. Gaetano Carmelo La Delfa, Vincenzo Catania, Salvatore Monteleone, Juan Francisco de Paz, Javier Bajo. Computer Vision Based Indoor Navigation: A Visual Markers Evaluation. ISAmI 2015: 165-173
16. Vincenzo Catania, Giuseppe La Torre, Salvatore Monteleone, Daniela Panno, Davide Patti. User-Generated services: Policy Management and access control in a cross-domain environment. IWCMC 2015: 668-673
17. Daniela Ventura, Ruben Verborgh, Vincenzo Catania, Erik Mannens. Autonomous Composition and Execution of REST APIs for Smart Sensors. SSN-TC/OrdRing@ISWC 2015: 13-24
18. Davide Patti, Maurizio Palesi, Vincenzo Catania. Merging Compilation and Microarchitectural Configuration Spaces for Performance/Power Optimization in VLIW-Based Systems. CSOC 2014: 203-212
19. Davide Patti, Andrea Mineo, Salvatore Monteleone, Vincenzo Catania. Topology Discovery in Deadlock Free Self-assembled DNA Networks. CSOC 2014: 301-311
20. Andrea Mineo, Maurizio Palesi, Giuseppe Ascia, Vincenzo Catania. An adaptive transmitting power technique for energy efficient mm-wave wireless NoCs. DATE 2014: 1-6
21. Vincenzo Catania, Daniela Ventura. An approach for monitoring and smart planning of urban solid waste management using smart-M3 platform. FRUCT 2014: 24-31
22. Vincenzo Catania, Davide Patti, Mariagrazia Sciacca. Introducing Consciousnet : Internet Content as an Environment for Human-Machine Interaction. HCI (2) 2014: 382-393
23. Vincenzo Catania, Andrea Mineo, Salvatore Monteleone, Davide Patti. A Low-resource and Scalable Strategy for Segment Partitioning of Many-core Nano Networks. MES 2014: 17-24
24. Mohd Shahrizal Rusli, Andrea Mineo, Maurizio Palesi, Giuseppe Ascia, Vincenzo Catania, Muhammad N. Marsono. A Closed Loop Control based Power Manager for WiNoC Architectures. MES 2014: 60-63
25. Daniela Ventura, Diego Casado Mansilla, Juan Lopez-de-Armentia, Pablo Garaizar, Diego López-de-Ipiña, Vincenzo Catania. ARIIMA: A Real IoT Implementation of a Machine-Learning Architecture for Reducing Energy Consumption. UCAMi 2014: 444-451
26. Giuseppe Ascia, Maurizio Palesi, Vincenzo Catania. An Adaptive Output Selection Function Based on a Fuzzy Rule Base System for Network on Chip. DSD 2013: 505-512
27. Andrea Mineo, Maurizio Palesi, Giuseppe Ascia, Vincenzo Catania. Runtime Online Links Voltage Scaling for Low Energy Networks on Chip. DSD 2013: 941-944
28. Andrea Mineo, Marina Masi, Maurizio Palesi, Giuseppe Ascia, Vincenzo Catania. Low Energy Mapping Techniques under Reliability and Bandwidth Constraints. HPCC/EUC 2013: 2088-2095
29. Vincenzo Catania, Andrea Mineo, Salvatore Monteleone, Davide Patti. A first effort for a distributed segment-based approach on self-assembled nano networks. NoCArc@MICRO 2013: 59-64
30. Valerio Arena, Vincenzo Catania, Giuseppe La Torre, Salvatore Monteleone, Fabio Ricciato. SecureDroid: An Android security framework extension for context-aware policy enforcement. PRISMS 2013: 1-8
31. Andrea Mineo, Maurizio Palesi, Giuseppe Ascia, Vincenzo Catania. NoC links energy reduction through link voltage scaling. ICSAMOS 2013: 113-120
32. Vincenzo Catania, Giuseppe La Torre, Salvatore Monteleone, Davide Patti, Stefano Vercelli, Fabio Ricciato. A Novel Approach to Web of Things: M2M and Enhanced Javascript Technologies. GreenCom 2012: 726-730
33. Alessandro G. Di Nuovo, Giuseppe Ascia, Vincenzo Catania. A Study on Evolutionary Multi-Objective Optimization with Fuzzy Approximation for Computational Expensive Problems. PPSN (2) 2012: 102-111

34. Maurizio Palesi, Rickard Holmark, Xiaohang Wang, Shashi Kumar, Mei Yang, Yingtao Jiang, Vincenzo Catania. An Efficient Technique for In-order Packet Delivery with Adaptive Routing Algorithms in Networks on Chip. DSD 2010: 37-44
35. Maurizio Palesi, Fabrizio Fazzino, Giuseppe Ascia, Vincenzo Catania. Data Encoding for Low-Power in Wormhole-Switched Networks-on-Chip. DSD 2009: 119-126
36. Vincenzo Catania, Alessandro G. Di Nuovo, Maurizio Palesi, Davide Patti, Gianmarco De Francisci Morales. An Effective Methodology to Multi-objective Design of Application Domain-specific Embedded Architectures. DSD 2009: 643-650
37. Alessandro G. Di Nuovo, Santo Di Nuovo, Serafino Buono, Vincenzo Catania. Feedforward artificial neural network to estimate iq of mental retarded people from different psychometric instruments. IJCNN 2009: 690-696
38. Alessandro G. Di Nuovo, Vincenzo Catania. Linguistic Modifiers to Improve the Accuracy-Interpretability Trade-Off in Multi-Objective Genetic Design of Fuzzy Rule Based Classifier Systems. ISDA 2009: 128-133
39. Dario Frazzetta, Giuseppe Dimartino, Maurizio Palesi, Shashi Kumar, Vincenzo Catania. Efficient Application Specific Routing Algorithms for NoC Systems utilizing Partially Faulty Links. DSD 2008: 18-25
40. Vincenzo Catania, Gianmarco De Francisci Morales, Alessandro G. Di Nuovo, Maurizio Palesi, Davide Patti. High Performance Computing for Embedded System Design: A Case Study. DSD 2008: 656-659
41. Alessandro G. Di Nuovo, Vincenzo Catania. An evolutionary fuzzy c-means approach for clustering of bio-informatics databases. FUZZ-IEEE 2008: 2077-2082
42. Maurizio Palesi, Giuseppe Longo, Salvatore Signorino, Rickard Holmark, Shashi Kumar, Vincenzo Catania. Design of Bandwidth Aware and Congestion Avoiding Efficient Routing Algorithms for Networks-on-Chip Platforms. NOCS 2008: 97-106
43. Alessandro G. Di Nuovo, Maurizio Palesi, Vincenzo Catania. Multi-Objective Evolutionary Fuzzy Clustering for High-Dimensional Problems. FUZZ-IEEE 2007: 1-6
44. Alessandro G. Di Nuovo, Vincenzo Catania. On External Measures for Validation of Fuzzy Partitions. IFSA (1) 2007: 491-501
45. Maurizio Palesi, Shashi Kumar, Rickard Holmark, Vincenzo Catania. Exploiting Communication Concurrency for Efficient Deadlock Free Routing in Reconfigurable NoC Platforms. IPDPS 2007: 1-8
46. Giuseppe Ascia, Vincenzo Catania, Alessandro G. Di Nuovo, Maurizio Palesi, Davide Patti. A Multiobjective Genetic Fuzzy Approach for Intelligent System-level Exploration in Parameterized VLIW Processor Design. IEEE Congress on Evolutionary Computation 2006: 1736-1743
47. Maurizio Palesi, Rickard Holmark, Shashi Kumar, Vincenzo Catania. A methodology for design of application specific deadlock-free routing algorithms for NoC systems. CODES+ISSS 2006: 142-147
48. Alessandro G. Di Nuovo, Maurizio Palesi, Davide Patti, Giuseppe Ascia, Vincenzo Catania. Fuzzy decision making in embedded system design. CODES+ISSS 2006: 223-228
49. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi, Davide Patti. Neighbors-on-Path: A New Selection Strategy for On-Chip Networks. ESTImedia 2006: 79-84
50. Alessandro G. Di Nuovo, Vincenzo Catania. An Efficient Approach for the Design of Transparent Fuzzy Rule-Based Classifiers. FUZZ-IEEE 2006: 1381-1387
51. Alessandro G. Di Nuovo, Vincenzo Catania, Santo Di Nuovo, Serafino Buono. Evolving Fuzzy C-Means: An intelligent technique for efficient diagnosis of children mental retardation level from databases with missing values. IC-AI 2006: 290-296
52. Giuseppe Ascia, Vincenzo Catania, Alessandro G. Di Nuovo, Maurizio Palesi, Davide Patti. An Efficient Hierarchical Fuzzy Approach for System Level System-on-a-Chip Design. ICSAMOS 2006: 115-122

53. Alessandro G. Di Nuovo, Vincenzo Catania. Genetic Tuning of Fuzzy Rule Deep Structures for Efficient Knowledge Extraction from Medical Data. SMC 2006: 5053-5058
54. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi, Davide Patti. Exploring Design Space of VLIW Architectures. ASAP 2005: 86-91
55. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi, Davide Patti. A system-level framework for evaluating area/performance/power trade-offs of VLIW-based embedded systems. ASP-DAC 2005: 940-943
56. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi. An evolutionary approach to network-on-chip mapping problem. Congress on Evolutionary Computation 2005: 112-119
57. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi, Davide Patti. Hyperblock formation: a power/energy perspective for high performance VLIW architectures. ISCAS (4) 2005: 4090-4093
58. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi. Multi-objective mapping for mesh-based NoC architectures. CODES+ISSS 2004: 182-187
59. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi, Davide Patti. Multi-objective Optimization of a Parameterized VLIW Architecture. Evolvable Hardware 2004: 191-198
60. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi, Antonio Parlato. An evolutionary approach for reducing the switching activity in address buses. IEEE Congress on Evolutionary Computation (1) 2003: 107-114
61. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi, Davide Patti. EPIC-Explorer: A Parameterized VLIW-based Platform Framework for Design Space Exploration. ESTImedia 2003: 65-72
62. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi, Antonio Parlato. An evolutionary approach for reducing the energy in address buses. ISICT 2003: 76-81
63. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi. A Genetic Bus Encoding Technique for Power Optimization of Embedded Systems. PATMOS 2003: 21-30
64. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi. A Genetic Approach To Bus Encoding. VLSI-SOC 2003: 426-431
65. Giuseppe Ascia, Vincenzo Catania, Daniela Panno. An efficient buffer management policy based on an integrated Fuzzy-GA approach. INFOCOM 2002: 1042-1048
66. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi. A Framework for Design Space Exploration of Parameterized VLSI Systems. VLSI Design 2002: 245-250
67. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi. Parameterised system design based on genetic algorithms. CODES 2001: 177-182
68. Giuseppe Ascia, Vincenzo Catania. A General Purpose Processor Oriented Fuzzy Reasoning. FUZZ-IEEE 2001: 352-355
69. Giuseppe Ascia, Vincenzo Catania, Maurizio Palesi. An Evolutionary Approach for Pareto-optimal Configurations in SOC Platforms. VLSI-SOC 2001: 157-168
70. Giuseppe Ascia, Vincenzo Catania, Giuseppe Ficili, Daniela Panno. A Fuzzy Buffer Management Scheme For ATM and IP Networks. INFOCOM 2001: 1539-1547
71. Giuseppe Ascia, Vincenzo Catania, Daniela Panno. An adaptive fuzzy threshold scheme for high performance shared-memory switches. SAC 2001: 456-461
72. Vincenzo Catania, Giuseppe Ficili, Daniela Panno. A Framework for Traffic Control in Integrated Services Networks Based on Fuzzy Logic. Applied Informatics 1999: 427-429
73. Giuseppe Ascia, Vincenzo Catania. An Optimized Parallel RISC Processor for Fuzzy Computing. Applied Informatics 1999: 454-456
74. Giuseppe Ascia, Vincenzo Catania. A Framework for a Parallel Architecture Dedicated to Soft Computing. VLSI Design 1998: 318-321
75. Vincenzo Catania, Giuseppe Ficili, Daniela Panno. An assessment of resource exploitation using artificial intelligence based traffic control strategies. ISCC 1997: 162-166

76. Giuseppe Ascia, Vincenzo Catania, Giuseppe Ficili. Design of a VLSI Hardware PET Decoder. VLSI Design 1997: 253-256
77. Vincenzo Catania, Salvatore Cavalieri, Marco Russo. Tuning Hopfield neural network by a fuzzy approach. ICNN 1996: 1067-1072
78. Vincenzo Catania, N. Fiorito, Michele Malgeri, Marco Russo. A soft computing approach to hardware software codesign. Great Lakes Symposium on VLSI 1995: 158-163
79. Vincenzo Catania, Giuseppe Ficili, Sergio Palazzo, Daniela Panno. A fuzzy decision maker for source traffic control in high speed networks. ICNP 1995: 136-143
80. Giuseppe Ascia, Vincenzo Catania. An efficient hardware architecture to support complex fuzzy reasoning. ICTAI 1995: 250-257
81. Vincenzo Catania, N. Fiorito, Michele Malgeri, Marco Russo. A Framework for Codesign Based on Fuzzy Logic and Genetic Algorithms. IEA/AIE 1995: 797-804
82. Vincenzo Catania, Marco Russo. Analog gates for a VLSI fuzzy processor. VLSI Design 1995: 299-304
83. Giuseppe Ascia, Vincenzo Catania. Design of a VLSI parallel processor for fuzzy computing. VLSI Design 1995: 315-320
84. Vincenzo Catania, Antonio Puliafito, Salvatore Riccobene, Lorenzo Vita. Performance Evaluation of a Partial Dynamic Declustering Disk Array System. HPDC 1994: 244-252
85. Vincenzo Catania, O. Granato, Antonio Puliafito, Lorenzo Vita. PMT: A Tool to Monitor Performances in Distributed Systems. HPDC 1994: 279-286
86. Vincenzo Catania, L. Mazzola, Antonio Puliafito, Lorenzo Vita. Performance analysis of DQDB behaviour with priority levels. ICDCS 1991: 44-51
87. Vincenzo Catania, Mario Gerla, Claudio Pavanelli. A Routing Strategy for MAN Interconnection. INFOCOM 1991: 608-615
88. G. Marotta, M. Iudica, M. Tiraboschi, Vincenzo Catania, Lorenzo Vita, Andres Albanese, Tasco N. Devetzi, M. W. Maszczak. Internetworking data services. LCN 1991: 223-229
89. Vincenzo Catania, Antonio Puliafito, Lorenzo Vita. Availability and Performability Assessment in LAN Interconnection. INFOCOM 1990: 1181-1187
90. Salvatore Casale, Vincenzo Catania, Antonio Puliafito, Lorenzo Vita. A Multiple Spanning Tree Protocol in Bridged LANs. IFIP Congress 1989: 633-638
91. Salvatore Casale, Vincenzo Catania, Lorenzo Vita. Fault tolerance increasing in token ring LANs. LCN 1988: 446-452