

Curriculum Vitae

Vincenzo Catania

1. Notizie generali

Consegue la Laurea in Ingegneria Elettrotecnica il 29/07/1982 presso la Facoltà di Ingegneria di Catania con voti 110/110 e lode.

Fino alla fine del 1984 è responsabile del testing di sistemi a microprocessore presso la Divisione Sistemi della SGS di Catania.

Dal 1985 inizia la collaborazione di ricerca con l'Istituto di Informatica e Telecomunicazioni della Facoltà di Ingegneria di Catania, dove negli anni accademici 88/89, 89/90 e 90/91 ricopre il ruolo di professore a contratto di Radiotecnica nel Corso di Laurea in Ingegneria Elettronica.

Nel novembre 1992 prende servizio di ruolo presso la Facoltà di Ingegneria dell'Università di Catania in qualità di professore associato di Sistemi di Elaborazione delle Informazioni.

Dal 30 ottobre 2000 prende servizio di ruolo presso la Facoltà di Ingegneria dell'Università di Catania in qualità di professore ordinario di Sistemi di Elaborazione delle Informazioni.

Dal 2005 è membro dell'European Network of Excellence on High performance and Embedded Architecture And Compilation, HiPEAC2, che mira ad incrementare la ricerca europea nell'area dei sistemi embedded ad alte prestazioni ed a stimolare l'interazione tra università ed industria.

Nel 2006 viene eletto Direttore del Dipartimento di Ingegneria Informatica e delle Telecomunicazioni ricoprendo tale carica fino al dicembre 2010.

Nel novembre 2010 viene eletto Direttore del costituendo Dipartimento di Ingegneria Elettrica Elettronica e Informatica

Dal gennaio 2011 a ottobre 2018 ricopre la carica di Direttore del Dipartimento di Ingegneria Elettrica Elettronica e Informatica.

Dal 2012 è inserito nella lista dei professori eleggibili per la partecipazione alle commissioni per l'Abilitazione Scientifica Nazionale per il settore 09 / H1 - "Sistemi di Elaborazione delle Informazioni" (sistemi di calcolo).

Dal 2013 è membro del consiglio di amministrazione del consorzio SILAB (Service Innovation LAB), Laboratorio pubblico-privato in Aziende del settore ICT e università di Catania e Palermo collaborano per lo sviluppo della ricerca nel campo della Service Innovation.

Sempre dal 2013 è Referente Scientifico del laboratorio JOL WAVE (Joint Open Lab Wireless Applications in Multidevice Ecosystems) un laboratorio di ricerca congiunto pubblico-privato nato dalla collaborazione tra l'Università degli Studi di Catania e TIM (ex Telecom Italia SpA).

Dal 2016 al 2018 è componente del Senato Accademico dell'Università degli Studi di Catania.

2. Attività didattica e di servizio per l'Ateneo

Durante la propria carriera il prof. Vincenzo Catania ha svolto una intensa attività didattica, centrata su insegnamenti del settore scientifico disciplinare ING-INF05 "Sistemi di Elaborazione delle Informazioni", presso la Facoltà di Ingegneria, in altre Facoltà dell'Ateneo e in altre Università in qualità di supplente. Nella Facoltà di Ingegneria in particolare ha tenuto per oltre quindici anni per compito didattico il corso di "Calcolatori Elettronici II" per gli allievi del Corso di Laurea in Ingegneria Informatica e Ingegneria Elettronica; per supplenza il corso di Fondamenti di Informatica per gli allievi dei Corsi di Laurea in Ingegneria delle Telecomunicazioni ed Ingegneria Informatica.

Nell'ambito dell'Ateneo ha inoltre svolto le supplenze seguenti:

- il corso di Sistemi di Elaborazione per il corso di laurea in Scienze della Comunicazione-Facoltà di Lettere
- il corso di Informatica Applicata alla Psicologia per il corso di laurea in Scienze e Tecniche Psicologiche – Facoltà di Scienze della Formazione
- il corso di Sistemi Intelligenti per la laurea specialistica in Psicologia

Dal 2005 al 2015 è titolare dell'insegnamento di "Sistemi Embedded" nella Laurea Magistrale in Ingegneria Informatica e dell'insegnamento di "Laboratorio di Calcolatori" per la laurea di primo livello in Ingegneria Informatica.

Dal 2015 ad oggi è titolare degli insegnamenti "Embedded Systems", "Internet of Things Based Smart Systems", "IoT Principles and Architectures" nei Corsi di Laurea in Ingegneria Informatica Magistrale e Triennale.

È docente e coordinatore del modulo "Architetture Micro" nel Master in Microelettronica e Sistemistica, a.a. 98/99, nell'ambito della Scuola Superiore dell'Università di Catania (All.4).

Nel 1995 è nominato membro del Comitato Tecnico-Scientifico del Centro di Orientamento e Formazione dell'Università di Catania, dove ricopre il ruolo di Responsabile della Formazione a Distanza per l'Ateneo. In tale contesto, il prof. Vincenzo Catania ha progettato e coordinato diverse iniziative per L'Ateneo di Catania, aventi come obiettivo primario l'innovazione dell'attività didattica attraverso l'utilizzo di nuove tecnologie. In particolare:

- 1) nell'ambito del Piano Triennale 1994-96, art. 3 - consolidamento del sistema universitario – è stato responsabile della realizzazione di un "Centro studi per la sperimentazione e realizzazione di sistemi informatici avanzati a supporto delle attività didattiche";
- 2) ha realizzato, su mandato del Comitato Tecnico-Scientifico, diversi esperimenti di teledidattica, tra i quali uno finalizzato alla realizzazione di un corso di preparazione al Concorso di Ammissione alla Facoltà di Medicina e Chirurgia;
- 3) su mandato del Comitato Tecnico-Scientifico, ha coordinato la proposta di progetto "Sistema integrato nel campo della formazione a distanza, del telelavoro, della generazione e fruizione di

banche dati multimediali" afferente al Cluster "Servizi al Cittadino" dei piani MURST, legge 488; il progetto è stato approvato con decreto MURST n. 269 del 30/06/1999, per un importo complessivo di L.1.730.058.0000, di durata triennale, ed il prof. Catania è il responsabile scientifico per l'Ateneo di Catania. In tale ambito è stato progettato e realizzato un sistema di e-learning di Ateneo, sperimentato in diversi corsi di studio delle Facoltà di Ingegneria, di Scienze della Formazione, di Economia e di Scienze Politiche.

- 4) ha progettato, su mandato del Senato Accademico, il sistema informatico del Centro di Educazione Ambientale dell'Ateneo, afferente al Centro Orientamento e Formazione;
- 5) su mandato del Comitato Tecnico-Scientifico, nell'ambito del POM 940022/I/1 - Sottoprogramma Formazione Formatori QCS Ob. i 1994-1999 (Circolare 24 febbraio 1999 pubblicata sulla G.U.R.S. del 6.3.99) ha partecipato alla realizzazione di un progetto denominato ATENA 2000 nel quale ha curato tutto il sistema di formazione a distanza;
- 6) nell'ambito del Progetto Orientamento, che fa parte P.O. 1994/99 'Ricerca, Sviluppo ed Alta Formazione', misura 1 "Alta Formazione", Sottomisura "Orientamento", di intesa con il Prof. Santo Di Nuovo, ordinario di Psicologia nella Facoltà di Scienze della Formazione e Esperto di Esperto Psicologia dell'Orientamento nel Comitato Tecnico-Scientifico del Centro Orientamento e Formazione, ha progettato un Master per Operatore Psicotecnologico, nel quale il prof. Catania ha curato gli aspetti legati alla introduzione delle nuove tecnologie informatiche nell'insegnamento.

Nel novembre del 1998, è stato invitato dal prof. Chris Begum, Direttore del "Research Centre for Open and Distance Learning" della Central Queensland University, Australia, a tenere un corso su "Open and distance learning and the potential of the new information and communication technologies" .

Nel periodo maggio-luglio 1999, ha progettato il Centro Linguistico Multimediale di Ateneo.

Nel 2003 è stato incaricato dal Rettore dell'Università di Catania di far parte di un comitato interuniversitario di esperti per progettare un sistema di e-learning per le tre università siciliane.

Nell'ambito della propria attività presso il comitato scientifico del Centro Biblioteche e Documentazione dell'Ateneo ha curato il progetto per la realizzazione di una rete di aule multimediali per estendere i servizi di accesso alla biblioteca on line a tutte le Facoltà.

Il prof. Vincenzo Catania ha inoltre ricoperto le seguenti cariche di Ateneo:

- direttore dell'Unità CINI (Consorzio Interuniversitario Nazionale per l'Informatica) dell'Università degli Studi di Catania.
- membro del Comitato Scientifico del Centro Biblioteche e Documentazione dell'Ateneo.
- membro del Comitato Scientifico dell'Organismo di Coordinamento Didattico fra Università degli Studi di Catania ed il Provveditorato degli Studi di Catania.
- membro del Collegio dei Docenti del Dottorato in Ingegneria Informatica e delle Telecomunicazioni, con sede a Catania.

Il prof. Vincenzo Catania su incarico della Facoltà di Ingegneria è stato il progettista e coordinatore del Master Universitario di II Livello dal titolo "Metodologie e Tecnologie per lo Sviluppo di Applicazioni per Sistemi e Terminali mobili"

3. Attività Scientifica

Il Prof. Catania ha svolto la propria attività scientifica su temi di ricerca tutti afferenti al campo dei sistemi di elaborazione. L'attività di ricerca è stata in buona parte focalizzata su:

- Metodologie di progettazione di Sistemi Embedded
- Architetture di processori ad alte prestazioni dedicati alla logica fuzzy
- Architetture Multiprocessor System On Chip (MPSoC)
- Architetture di interconnessione on-chip basate sul paradigma Network on Chip
- Gestione delle risorse nei sistemi distribuiti ad alta velocità
- Architetture e servizi evoluti per sistemi e terminali in mobilità
- Middleware per l'IoT e applicazioni M2M

L'attività scientifica si è svolta prevalentemente nell'ambito di progetti e convenzioni di ricerca, alcuni dei quali di seguito elencati, nei quali il prof. Catania ha ricoperto il ruolo di responsabile scientifico, coordinando diversi gruppi di ricerca.

- Responsabile dell'unità operativa di Catania del Progetto Finalizzato CNR MADESS II: "Definizione, sviluppo ed analisi della metodologia di progettazione di 'embedded' performanti e/o a basso consumo".
- Responsabile dell'unità operativa di Catania del Progetto Finalizzato CNR MADESS II: "Metodologie, dispositivi ed applicazioni in Logica Fuzzy".
- Responsabile scientifico per l'Ateneo di Catania del progetto "Sistema integrato nel campo della formazione a distanza, del telelavoro, della generazione e fruizione di banche dati multimediali" afferente al cluster "Servizi al Cittadino" dei piani MIUR, legge 488.
- Responsabile del progetto di ricerca di Ateneo dal titolo: "Metodologie di progettazione e architetture VLSI per sistemi embedded":
- Responsabile scientifico della convenzione di ricerca "Progettazione di un ambiente per la formazione a distanza", stipulata tra l'Università di Catania- Dipartimento di Ingegneria Informatica e delle Telecomunicazioni e il Comune di Catania.
- Responsabile scientifico della convenzione di ricerca "Progettazione di una banca dati ambientale ", stipulata tra l'Università di Catania- Dipartimento di Ingegneria Informatica e delle Telecomunicazioni e il Comune di Catania.
- Responsabile scientifico della convenzione di ricerca "Instruction level power estimation in architetture VLIW", stipulata tra l'Università di Catania e la STMicroelectronics di Catania.
- Responsabile dell'unità operativa di Catania del Progetto COFIN 2002 del MIUR dal titolo: "Metodologie e algoritmi di esplorazione dello spazio di progetto per la realizzazione di SOCs".
- Responsabile scientifico, per l'unità operativa presso il Dip.to di Ingegneria Informatica e delle Telecomunicazioni dell'Università di Catania, del progetto finanziato dal MIUR (progetto FAR2, L.297) dal titolo "Nuove architetture di microcontrollori basate sul concetto di Intelligent Control Unit", avente come partner industriale la STMicroelectronics di Catania.
- Responsabile scientifico del contratto di ricerca Progetto Mobile Web - Ambienti applicativi e servizi basati su tecnologie web su terminali mobili tra DIEEI e Telecom Italia.
- Responsabile scientifico del contratto di ricerca Progetto Smart Mobile OS - Ambienti applicativi e sistemi basati su tecnologie web su terminali mobili e risorse virtuali tra DIEEI e Telecom Italia.

- Responsabile scientifico del contratto di ricerca Progetto Virtual Mobile Web - Ambienti applicativi e servizi basati su tecnologie web su terminali mobili e risorse virtuali tra DIEEI e Telecom Italia.
- Responsabile scientifico per l'Università di Catania del progetto Europeo FP7-ICT-2009-5 Webinos – Secure WebOS Application Delivery Environment.
- Responsabile scientifico del progetto Regionale PO FESR 2007/2013 Linea di Intervento 4.1.1.1 Rammar sistema cibernetico programmabile di interfacce a interazione verbale.
- Responsabile scientifico del progetto PON 03PE-00132-1 "ICT/Tecnologie per le Smart Communities" Servify (SERVice FirstLY)
- Responsabile scientifico del progetto di ricerca "Non-invasive emerging technologies for Indoor Localization" tra DIEEI and Telecom Italia SpA
- Responsabile scientifico del progetto di ricerca "Turning into a User-centric Smart Campus through the definition of a platform for context-aware user-service interaction by exploiting a multi device ecosystem" tra DIEEI and Telecom Italia SpA
- Responsabile scientifico del contratto di ricerca "M2M and location based services - New user-object interaction models in smart environments" tra DIEEI and Telecom Italia SpA

4. Pubblicazioni Scientifiche

Nel corso della propria attività scientifica il prof. Vincenzo Catania è stato autore di oltre 200 pubblicazioni su riviste e conferenze internazionali e autore di diversi brevetti. Di seguito vengono elencate alcune delle pubblicazioni su riviste, volumi e conferenze internazionali.

Pubblicazioni su Riviste internazionali

- S. Casale, V. Catania, A. Faro, N. Parchencov, L. Vita: *Design and Performance Evaluation of an Optical Fibre LAN with Double Token Rings*, Computer Communications Magazine, vol.12, n.3, Jun. 1989.
- V. Catania, L. Milazzo, A. Puliafito, L. Vita: *Enhancing Reliability in an Industrial LAN: Design and Performability Evaluation*, IEEE Transactions on Industrial Electronics, vol.37,issue 6, Dec. 1990.
- V. Catania, S. Cavalieri, L. Vita: *Rearrangeable Switch Fabric for Fast Packet Switching*, Computer Communications, vol.14, no. 8, Oct. 1991.
- V. Catania, A. Puliafito, L. Vita: *A modular-network architecture for performance enhancement in extended Local Area Network*, IEEE Transactions on Reliability, Vol. 42, pp. 50-62, Mar. 1993.
- V. Catania, A. Puliafito, L. Vita: *A model for Performance Evaluation of Gracefully Degrading Systems*, The Computer Journal, vol. 36, n. 2, pp.177-185,1993.
- Casale, V. Catania, A. La Corte, L. Vita: *Service Management on an ATM DQDB MAN*, Computer Communications, vol. 16,no. 3, Mar. 1993.
- V. Catania, A. Puliafito, L. Vita: *High Speed Data Service in Distributed Systems based on SMDS*, Computer Communications, vol. 16, n. 7, pp. 394-402, Jul. 1993.
- V. Catania, A. Puliafito, L. Vita: *A modelling Framework to Evaluate Performability Parameters in Gracefully Degrading Systems*, IEEE Transactions on Industrial Electronics,vol. 40, n. 5, pp. 461-472, Oct. 1993.
- V. Catania, A. La Corte, A. Puliafito, L. Vita: *A simulation study of DQDB Metropolitan area network*, Simulation, vol.62,pp.158-171, Mar. 1994.
- V. Catania, S. Cavalieri, A. Puliafito, L. Vita: *A parallel hardware approach to implement network protocols*, Journal of Microcomputer Applications, Special Issue on Parallel and Multiprocessor Systems, vol.17,pp.147-170, Apr. 1994.

- S.Casale, V. Catania, A. Puliafito, L. Vita: *A Remote Bridging Technique to Increase Performability in Distributed Systems*, IEEE Transactions on Industrial Electronics vol.41,no.2, Apr. 1994.
- V. Catania, A. Puliafito, M.Russo, L. Vita: *A VLSI fuzzy inference processor based on a discrete analog approach*, IEEE Transactions on Fuzzy Systems, vol. 2, n. 2, maggio1994.
- S.Casale, V. Catania, A. La Corte,: *Service Integration Issues on an ATM DQDB MAN*, Computer Communications, vol. 17, no.6, Jun. 1994.
- V. Catania, A. La Corte, A. Puliafito, L. Vita, *A Simulation of DQDB Behaviour with data and multimedia traffic* Transactions Of the Society for Computer Simulation, vol.11, n.3, ott.1994.
- G. Ascia, V. Catania, *A VLSI Parallel Architecture for Fuzzy Expert Systems*, International Journal Of Pattern Recognition and Artificial Intelligence Vol.9, n. 2 1995.
- V. Catania, A. Puliafito, S. Riccobene, L.Vita: *Design and Performance Analysis of a disk array system*, IEEE Transactions on Computers,vol.44, n. 10, Oct. 1995.
- G. Ascia, V. Catania, B. Giacalone M. Russo e L. Vita,*Designing for Parallel Fuzzy Computing*, IEEE MICRO, vol.15, n.6, Dec. 1995.
- G. Ascia, V. Catania, A. Puliafito, L.Vita *A Reconfigurable Parallel Architecture for a Fuzzy Processor*, Information Sciences, vol.88,pp.299-315,Gen. 1996.
- G. Ascia, V. Catania,: *An efficient Hardware Architecture to Support Complex Fuzzy Reasoning*, International Journal on Artificial Intelligence Tools, vol. 5, no. 1, Gen. 1996.
- V. Catania, I. La Paglia, A. Puliafito, L. Vita: *Real Time Data Service in CIM Environment*, International Journal of Computer Simulation,vol.6,no.2,1996.
- V. Catania, A. Puliafito, S. Riccobene, L.Vita: *An I/O Subsystem Supporting Mass Storage Functions in Parallel System*, Computer Standard & Interface, vol.18, no. 2, pp.117-138, Mar. 1996.
- V. Catania, G. Ficili, S. Palazzo, D. Panno: *A Comparative Analysis of Fuzzy Versus Conventional Policing Mechanisms for ATM Networks*, IEEE/ACM Transactions on Networking, vol.4, no.3, Jun. 1996.
- V. Catania, A. Puliafito, S. Riccobene, L.Vita *Monitoring Performance in Distributed Systems*, Computer Communications, vol.19, no.9-10, pp.788-803, 1996.
- G. Ascia, V. Catania, M. Russo e L. Vita, *Rule-Driven VLSI Fuzzy Processor*, IEEE MICRO Vol.16, no. 3, 1996.
- V. Catania, G. Ficili, S. Palazzo, D. Panno: *Using Fuzzy Logic in ATM Source Traffic Control: Lesson and Perspective*, Special Issue on *Flow and Congestion Control* of IEEE Communication Magazine, Vol. 34, no. 11, Nov. 1996.
- V. Catania, A.Puliafito, R. Rannisi, L.Vita: *A fuzzy approach to mapping problem*, Information Science, vol.95, no.3-4, Dec. 1996.
- G. Ascia,V. Catania, G. Ficili, S. Palazzo, D. Panno: *A VLSI Fuzzy Expert Sysem for Real Time Traffic Control in ATM Networks*, IEEE Transactions on Fuzzy Systems, vol.5, no.1, pp. 20-31, Feb. 1997.
- V. Catania, M. Malgeri, M. Russo: *Applying Fuzzy Logic to Codesign Partitioning*, IEEE MICRO, Vol. 17, no. 3, May/Jun. 1997.
- V. Catania, G. Ficili, D. Panno: *On the impact of traffic control algorithms on resource management in ATM networks* Computer Communications, Vol. 22, no.3, pp. 258-265, Feb. 1999.
- V. Catania, G. Ficili, D. Panno: *A Fuzzy Logic Based Approach to Multipriority Control in ATM Networks*, Computer Standards & Interfaces, n. 21, pp. 19-32,1999.
- G. Ascia, V. Catania, M. Russo: *A VLSI Hardware Architecture For Complex Fuzzy Systems*, IEEE Transactions on Fuzzy Systems, Vol. 7, n. 5, Oct. 1999.
- G. Ascia, V. Catania, M. Palesi, D. Sarta, *An Instruction-Level Power Analysis Model with Data Dependency*, VLSI Design Journal, vol. 12, n. 2, 2001, USA.
- G. Ascia, V. Catania, D. Panno, *An Efficient Fuzzy System for Traffic Management in High-Speed Packet-Switched Networks*, Soft Computing Journal, Vol. 5, n. 4, August 2001.
- V. Catania, G. Ficili, and D. Panno: *An integrated framework for traffic control in ATM networks based on soft- computing techniques*, Information Science, Vol. 138, (1-4), October, 2001.
- G. Ascia, V. Catania, M. Palesi *A GA Based Space Exploration Framework for Parametrized System on Chip Platforms*, IEEE Transactions on Evolutionary Computation,vol. 8, n. 4, aug. 2004 .
- G. Ascia, V. Catania, D. Panno, *An evolutionary management scheme in high performance packet switches*, ACM/IEEE Transactions on Networking, Volume 13, n. 2, Apr. 2005, USA.

- G. Ascia, V. Catania, and M. Palesi *Multi-objective Genetic Approach for System-level Exploration in Parameterized Systems-on-a-chip*, IEEE Transactions on Computer Aided Design of Integrated Circuits and Systems, Volume 24, n. 4, Apr. 2005, USA.
- G. Ascia, V. Catania, M. Palesi, and A. Parlato, *Switching Activity Reduction in Embedded Systems: A Genetic Bus Encoding Approach*, IEE Proceeding on Computers & Digital Techniques, vol.152, n.6, Nov.2005, USA .
- G. Ascia, V. Catania, M. Palesi, *Mapping Cores on Network-on-Chip*, Int. Journal of Computational Intelligence Research, Vol.1, Issue 2, Dic. 2005.
- G. Ascia, V. Catania, D. Panno, *An integrated Fuzzy-GA Approach for Buffer Management*, IEEE Trans. On Fuzzy Systems, 2006.
- G. Ascia, V. Catania, A. G. Di Nuovo, M. Palesi, D. Patti, *Efficient Design Space Exploration for Application Specific Systems-on-a-Chip*. Special Issue on Architectures, Modeling, and Simulation for Embedded Processors, Journal of Systems Architecture, oct. 2007 .
- G. Ascia, V. Catania, M. Palesi, D. Patti. *Implementation and Analysis of a New Selection Strategy for Adaptive Routing in Networks-on-Chip*. IEEE Transactions on Computers, June 2008
- V. Catania, M. Palesi, D. Patti. *Reducing Complexity of Multi-objective Design Space Exploration in VLIW-based Embedded Systems*. ACM Transactions on Architecture and Code Optimization, Aug.2008.
- V. Catania, M. Palesi, D. Patti. *Analysis and Tools for the Design of VLIW Embedded Systems in a Multi-objective Scenario*. Journal of Circuits Systems and Computers, 16(5), pp. 819-846, Oct. 2007.
- M. Palesi, R. Holmark, S. Kumar, V. Catania. *Application Specific Routing Algorithms for Networks on Chip*. IEEE Transactions on Parallel and Distributed Systems, 20(3), pp. 316-330, March 2009.
- M. Palesi, S. Kumar, V. Catania. Bandwidth Aware Routing Algorithms for Networks-on-Chip Platforms. Computers & Digital Techniques, IET, Vol. 3, No. 5. (11 August 2009), pp. 413-429
- M. Palesi, S. Kumar, V. Catania. *Leveraging Partially Faulty Links Usage for Enhancing Yield and Performance in Networks on Chip*. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 29(3), pp. 426-440, March 2010.
- G. Ascia, V. Catania, A. G. Di Nuovo, M. Palesi, D. Patti. *Performance Evaluation of Efficient Multi-Objective Evolutionary Algorithms for Design Space Exploration of Embedded Computer Systems*. Applied Soft Computing, 11(1), pp. 382-398, January 2011.
- M. Palesi, G. Ascia, F. Fazzino, V. Catania. *Data Encoding Schemes in Networks on Chip*. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 30(5), May 2011.
- D. Patti, A. Spadaccini, M. Palesi, F. Fazzino, V. Catania. *Supporting Undergraduate Computer Architecture Students Using a Visual MIPS64 CPU Simulator*. IEEE Transactions on Education. 55(3), pp. 406-411, Aug 2012.
- M. Palesi, R. Tornero, J. M. Orduna, D. Panno, V. Catania. *Designing Robust Routing Algorithms and Mapping Cores in Networks-on-Chip: A Multi-objective Evolutionary-based Approach*. Journal of Universal Computer Science. 18(7), pp. 937-969, 2012
- Catania V, Mineo A, Monteleone S, Patti D (2014). *Distributed topology discovery in self-assembled nano network-on-chip*. Computers & Electrical Engineering, vol. 40, p. 292-306, ISSN: 0045-7906, doi: 10.1016/j.compeleceng.2014.09.003.
- Araldo A, Catania V, Patti D (2015). *Parameter Space Representation of Pareto Front to Explore Hardware-Software Dependencies*. ACM Transactions On Embedded Computing SYSTEMS, vol. 14, 77, ISSN: 1539-9087, doi: <http://dx.doi.org/10.1145/2764457>
- M. Palesi, D. Patti, G. Ascia, D. Panno, V. Catania. *Coupling Routing Algorithm and Data Encoding for Low Power Networks on Chip*. Journal of Computer Science, Science Publications, 11(3), pp. 552-566, 2015.

- M. S. Rusli, A. Mineo, M. Palesi, G. Ascia, V. Catania, O. C. Yee, M. N. Marsono. *A closed loop power manager for transmission power control in wireless network-on-chip architectures*. Jurnal Teknologi, 75(1), pp. 207-214, July 2015.

- M. Palesi, M. Collotta, A. Mineo, V. Catania. *An Efficient Radio Access Control Mechanism for Wireless Network-on-Chip Architectures*. Journal of Low Power Electronics and Applications. 5(2) pp. 38-56, 2015.

- M. Palesi, D. Patti, G. Ascia, D. Panno, V. Catania. Coupling Routing Algorithm and Data Encoding for Low Power Networks on Chip. *Journal of Computer Science, Science Publications*, 11(3), pp. 552-566, 2015.
- V. Catania, A. Mineo, S. Monteleone, M. Palesi, D. Patti. Cycle-Accurate Network on Chip Simulation with Noxim. *ACM Transactions on Modeling and Computer Simulation*. Vol. 27, No. 1, Aug. 2016.
- A. Mineo, M. Palesi, G. Ascia, V. Catania. Exploiting Antenna Directivity in Wireless NoC Architectures. *Microprocessors and Microsystems Elsevier*. Vol. 43, pp. 59-66, June 2016.
- A. Mineo, M. Palesi, G. Ascia, P. P. Pande, V. Catania. On-Chip Communication Energy Reduction through Reliability Aware Adaptive Voltage Swing Scaling. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 35, no. 11, pp. 1769-1782, Nov. 2016.
- A. Mineo, M. Palesi, G. Ascia, V. Catania. Runtime Tunable Transmitting Power Technique in mm-Wave WiNoC Architectures. *IEEE Transactions on Very Large Scale Integration Systems*. 2015. 24(4), pp. 1535-1545, April 2016.