

Davide Patti

Titoli di Studio

- Dottorato di Ricerca in Ingegneria Informatica e delle Telecomunicazioni, XIX ciclo, conseguito il 5 Marzo 2007 presso l'Università degli Studi di Catania presentando la dissertazione finale dal titolo "Tools and Methodologies for Embedded Systems Design".
- Laurea in Ingegneria Informatica, indirizzo Sistemi ed Applicazioni Informatici, conseguita in data 10 aprile 2003 presso l'Università degli Studi di Catania, con voti 105/110, discutendo una tesi dal titolo "Definizione e Sviluppo di una SOC-Platform per il Tuning dei Parametri in Architetture VLIW".

Posizione Attuale

Ricercatore a tempo determinato L.240/10 tipo A, settore scientifico disciplinare ING-INF/05 - Sistemi di elaborazione delle informazioni, presso il Dipartimento Ingegneria Elettrica Elettronica e Informatica (Dieei), Università di Catania.

Attività Organizzative e Servizi Editoriali

Membro TPC

Membro TPC: Digital Design & Architecture track in 33rd edition of VLSI Design conference, Bangalore, Jan 2020.

Membro TCP: 10th International green and sustainable computing conference (IGSC 2019) - IEEE Computer Society & STC Sustainable Computing

Membro TCP: 19th IEEE International Conference on Scalable Computing and Communications (ScalCom-2019)

Membro TPC: 31st IEEE International System-on-Chip Conference (SOCC) 2019, Singapore

Membro TPC: International Conference on Future Computational Technologies and Applications (FUTURE COMPUTING) (dal 01/01/2018 ad oggi)

Membro TPC: ACM International Workshop on Network on Chip Architectures (NoCArc) held in conjunction with the Annual IEEE/ACM International Symposium on Microarchitecture (MICRO) (edizioni dal 12/12/2009 al 05/12/2015)

Membro TPC: 4th ACM International Workshop on Manycore Embedded Systems, Jun 18, 2015 - Jun 19, 2015, Seoul, South Korea

Membro TPC: International Conference on Pervasive and Embedded Computing (PEC) (dal 01/12/2015 ad oggi)

Membro TPC: 18th IEEE International Conference on Scalable Computing and Communications (ScalCom 2018), GuangZhou.

Membro TPC: International Conference on Signal Image Technology & Internet Based Systems (SITIS) (dal 01/01/2017 ad oggi)

Chair e Organizzazione

Special Session Chair and Organizer: "Emerging Technologies for Reconfigurable Systems in the Manycore Era.", IEEE 11th International Symposium on Reconfigurable Communication-centric Systems-on-Chip (ReCoSoc), June 27-29, 2016, Tallinn - ESTONIA

Chair di comitato scientifico (TPC Chair): ACM 10th International workshop on Network on Chip Architectures (NoCArc), tenuto all'interno di 49th Annual IEEE/ACM International Symposium on Microarchitecture (MICRO-49), Taipei, Taiwan

Session Chair and Organizer: Energy Efficient Cyber Physical Systems, The IEEE 30th International Conference on Microelectronics (ICM2018), Sousse, Tunisia (dal 16/12/2018 al 19/12/2018)

Relatore Invitato: Approximate on-chip communication, 14th HiPEAC Conference on High Performance Embedded Architectures and Compilers (HiPEAC), January 21st in Valencia, Spain

General Chair: ACM 10th International workshop on Network on Chip Architectures (NoCArc) tenuto all'interno di 50th Annual IEEE/ACM International Symposium on Microarchitecture (MICRO-50), Boston, USA

Chair and Organizer della Special Session: ACM/IEEE International Conference on Hardware/Software Codesign and System Synthesis (CODES+ISSS 2017), Special Session on Approximate Computing for Scalable and Energy Efficient Embedded Systems, Seoul, South Korea

Servizi Editoriali

Membro Editorial Board: Journal of Sensor and Actuator Networks , MDPI, (ISSN 2224-2708)

Lead Guest Editor: Special Issue on Internet of Things Technologies for Low Power Cyberphysical Systems, in VLSI Design Journal, Hindawi Publishing Corporation (Scopus id 62723)

Guest Editor: Special Issue "Emerging Network-on-Chip Architectures for Low Power Embedded Systems", in Journal of Low Power Electronics and Applications, MDPI (Scopus id 21100332242)

Guest Editor: Special Issue "Cyber-Physical Systems: Data Processing and Communication Architectures" in MDPI Technologies (Web of Science Indexed, Quarterly)

Guest Editor: Special Issue "Low-power Techniques for Embedded Systems and Network-on-Chip Architectures" in Electronics (ISSN 2079-9292, Scopus id 21100829272)

Reviewer

Elsevier Microprocessors and Microsystems, Elsevier Nano Communication Networks, Elsevier Computers and Electrical Engineering, ACM Transaction on Architecture and Code Optimisation (TACO), Elsevier Microelectronics Journal, Elsevier Simulation Modelling Practice and Theory, IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, ACM Transactions on Embedded Computing Systems, IET Computers and Digital Techniques, MPDI Journal on Low Power Architectures, Personal and Ubiquitous Computing (Springer), IEEE Transactions on Computers

Partecipazione a Progetti

Partecipazione al progetto Finalizzato COFIN 2002: "Metodologie e algoritmi di esplorazione dello spazio di progetto per la realizzazione di SoC". Coordinatore Nazionale Prof. Mariagiovanna Sami, Coordinatore locale Prof. Vincenzo Catania (dal 01/01/2002 al 31/12/2002)

Partecipazione al progetto di ricerca (PRIN 2005): "Metodologie per il mapping performance/energy aware in architetture NoC". Coordinatore: Prof. Vincenzo Catania (dal 01/01/2005 al 31/12/2005)

Partecipazione al progetto PON "SINERGREEN – RES NOVAE – Smart Energy Master per il governo energetico del territorio" (codice identificativo PON04a2_E) (dal 01/11/2013 al 01/05/2014)

Partecipazione al progetto PON03PE_00132_1, "SERVIce FirstLY – SERVIFY", CUP E62I1400550005 (dal 01/05/2016 al 30/01/2018)

Partecipazione al progetto "Rammar sistema cibernetico programmabile di interfacce a interazione verbale" - PO FESR Sicilia 2007/2013 Linea di Intervento 4.1.1.1., CUP G63F11000530004. Attività di ricerca sul

tema: “Definizione e sviluppo di un sistema embedded a supporto di un modulo di Automatic Speech Recognition” nell’ambito del

(8 Giugno 2015–23 Luglio 2015)

Responsabile di unità locale per il DIEEI dell’Università di Catania, Progetto Europeo (FP7): "Webinos - Secure Web OS Application Delivery Environment" (FP7-ICT-2009-5) Grant agreement no: 257103, finanziato nell’ambito del VII Programma Quadro (Grant Agreement n.257103)

Responsabile scientifico dell’unità di lavoro per l’attività "Modellizzazione e simulazione dei moduli di potenza per lo studio dei parametri parassiti" del workpackage "Sviluppo di package innovativi per moduli di potenza". Programma di ricerca: UE-PON Imprese e Competitività 2014-2020 Contratto di sviluppo M9 (CDS 000448) Ministero dello sviluppo economico — CUP: C32F18000100008. (STMicroelectronics, Consiglio Nazionale delle Ricerche – Istituto Microelettronica e Microsistemi, Università degli Studi di Catania.) L’attività di ricerca relativa all’unità di lavoro ha riguardato in particolare la definizione e lo sviluppo di metodologie di esplorazione dello spazio di progetto di sistemi multifisici e pertanto congruente con il SSD ING-INF/05 come definito nella declaratoria dello stesso (http://attiministeriali.miur.it/media/174801/allegato%20b_def.pdf)

Responsabilità di Studi e Ricerche Scientifiche

Attribuzione attività di ricerca presso Department of Electronics and Computer Science, University of Southampton (United Kingdom). Coordinatore dell’attività Prof. Terrence Mak. Titolo attività: “Exploring Wireless Network-on-Chip Technologies”. L’attività trimestrale si inserisce nell’ambito di una collaborazione della Southampton University con l’Università di Catania volta a definire una proposta progettuale per Horizon 2020 (area “Future and Emerging Technologies (FET)”). (Gennaio-Aprile 2017)

Responsabile come ricercatore a t.d. (art.1 comma 14 L. 230/05) dell’attività di ricerca: "Piattaforma per la valutazione, la prototipazione e l’integrazione di componenti software open-source su diversi target hardware embedded" nell’ambito del progetto “Piano ICT per l’eccellenza del settore hi-tech nel territorio catanese (ICT-E1)”, Università degli Studi di CATANIA - P.zza dell’Universita,2, Catania, Dip. INFORMATICA E TELECOMUNICAZIONI0 (Dal 1/07/2007 al 01/04/2008)

Responsabile come ricercatore a t.d. presso ente di ricerca dell’attività “Sviluppo di piattaforme per l’esplorazione dello spazio di progetto e la valutazione di nuovi paradigmi architetturelli nell’ambito dei sistemi embedded" presso il Consorzio multiente per la promozione e l’adozione di Tecnologie di calcolo Avanzato (COMETA). Istituto Nazionale di Fisica Nucleare - Via Enrico Fermi, 40 - Frascati (Roma).01/01/200831/10/2008

Assegno di Ricerca relativo al programma di ricerca : “Metodologie di progettazione di sistemi mobili pervasivi” - settore scientifico disciplinare ING-INF/05 (D.R. n. 4192 del 6 Luglio 2010) presso il Dipartimento di Ingegneria Elettrica, Elettronica ed Informatica dell’Università di Catania.02/11/201001/11/2014

Assegno di Ricerca relativo al programma di ricerca : “Metodologie di progettazione di sistemi e servizi ubiqui e pervasivi” - settore scientifico disciplinare ING-INF/05 presso Dip. L.240/2010 Ingegneria Elettrica, Elettronica ed Informatica dell’Università di Catania.17/05/201630/01/2018

Contratto di collaborazione a progetto con il Dipartimento di Ingegneria Informatica e delle Telecomunicazioni della Facoltà di Ingegneria di Catania. Titolo: “Studio e definizione di modelli di stima di potenza” (1 Febbraio 2007–30 Marzo 2007)

Contratto di collaborazione con il Dipartimento di Ingegneria Informatica e delle Telecomunicazioni presso la Facoltà di Ingegneria di Catania. Titolo: “Esplorazione dei parametri architettonici in piattaforme basate su VLIW”. (1 Gennaio 2004–29 Febbraio 2004)

Attività Didattica

Didattica a Livello Universitario (Italia)

A.A. 2018/2019 Titolare del corso TECNICHE DI PROGRAMMAZIONE PER I SISTEMI DISTRIBUITI - (9 CFU- Corso di Laurea Magistrale in Ingegneria delle telecomunicazioni – Università di Catania)

A.A. 2017/2018 Professore a contratto di Fondamenti di Informatica per la Psicologia e Laboratorio (36 ore, 6 CFU) Corso di Laurea in Scienze e Tecniche Psicologiche presso Università di Catania.

A.A. 2016/2017 Professore a contratto di Fondamenti di Informatica per la Psicologia e Laboratorio (36 ore, 6 CFU) Corso di Laurea in Scienze e Tecniche Psicologiche presso Università di Catania.

A.A. 2015/2016 Professore a contratto di Fondamenti di Informatica per la Psicologia e Laboratorio (36 ore, 6 CFU) Corso di Laurea in Scienze e Tecniche Psicologiche presso Università di Catania.

A.A. 2014/2015 Professore a contratto di Fondamenti di Informatica per la Psicologia e Laboratorio (36 ore, 6 CFU) Corso di Laurea in Scienze e Tecniche Psicologiche presso Università di Catania.

A.A. 2013/2014 Professore a contratto di Fondamenti di Informatica per la Psicologia e Laboratorio (36 ore, 6 CFU) Corso di Laurea in Scienze e Tecniche Psicologiche presso Università di Catania

A.A. 2012/2013 Professore a contratto di Fondamenti di Informatica per la Psicologia e Laboratorio (36 ore, 6 CFU) Corso di Laurea in Scienze e Tecniche Psicologiche presso Università di Catania

A.A. 2011/2012 Professore a contratto di Fondamenti di Informatica per la Psicologia e Laboratorio (36 ore, 6 CFU) Corso di Laurea in Scienze e Tecniche Psicologiche presso Università di Catania

A.A. 2010/2011 Professore a contratto di Fondamenti di Informatica per la Psicologia e Laboratorio (36 ore, 6 CFU) Corso di Laurea in Scienze e Tecniche Psicologiche presso Università di Catania

A.A. 2009/2010 Professore a contratto di Sistemi di Elaborazione delle informazioni (48 ore, 6 CFU) Corso di Laurea Specialistica in Economia Aziendale presso UKE Università Kore di ENNA

A.A. 2008/2009 Professore a contratto di Sistemi di Elaborazione delle informazioni (48 ore, 6 CFU) Corso di Laurea Specialistica in Economia Aziendale presso UKE Università Kore di ENNA

A.A. 2008/2009 Professore a contratto di Informatica Applicata alla Psicologia (18 ore) del Corso di Laurea Corso di Laurea Triennale in Scienze e Tecniche Psicologiche presso UKE Università Kore di ENNA

A.A. 2008/2009 Professore a contratto di Fondamenti di Informatica (60 ore) del Corso di Laurea in Ingegneria Elettronica della Facoltà di Ingegneria dell'Università degli Studi di Catania

A.A. 2007/2008 Professore a contratto di Sistemi di Elaborazione delle informazioni (60 ore, 6 CFU) del Corso di Laurea in Sistemi Turistici Integrati, presso la Facoltà di Economia dell'Università KORE di Enna.

A.A. 2007/2008 Professore a contratto di Fondamenti di Informatica e Laboratorio (90 ore, 7.5 CFU) del Corso di Laurea in Ingegneria Informatica (T-Z) ed Ingegneria delle Telecomunicazioni della Facoltà di Ingegneria dell'Università degli Studi di Catania

A.A. 2007/2008 Contratto di collaborazione esterna per la docenza di Laboratorio di Informatica applicata alla Psicologia, (16 ore) del Corso di Laurea in Scienze e Tecniche Psicologiche della Facoltà di Scienze della Formazione dell'Università degli Studi di Catania

A.A. 2006/2007 Professore a contratto di Fondamenti di Informatica e Laboratorio (90 ore, 7.5 CFU) del Corso di Laurea in Ingegneria Informatica (R-Z) ed Ingegneria delle Telecomunicazioni della Facoltà di Ingegneria dell'Università degli Studi di Catania

A.A. 2006/2007 Contratto di collaborazione esterna per la docenza di Laboratorio di Informatica applicata alla Psicologia, (16 ore) del Corso di Laurea in Scienze e Tecniche Psicologiche della Facoltà di Scienze della Formazione dell'Università degli Studi di Catania

Didattica a Livello Universitario (Estero)

Gennaio-Aprile 2017 Invited lecturer per il modulo "ELEC6235: SOC Design Project" (University of Southampton, UK), seminari sul tema: "Design Space Exploration of On-Chip Networks with Noxim"

Didattica a Livello Extra Universitario

Gennaio-Febbraio, 2008 Docente di Tecniche di Programmazione corso IFTS "Tecnico Superiore per le Applicazioni Informatiche" (modulo di 55 ore), POR Sicilia 2000/06

Ottobre-Novembre, 2007 Docente per il modulo di Reti di Calcolatori per il Master Teso Ict Engineering promosso da Sfc Catania in collaborazione con il Dipartimento di Ingegneria informatica e delle Telecomunicazioni della facoltà di Ingegneria dell'Università di Catania

Aprile-Giugno, 2006 Docente di Reti di Calcolatori corso IFTS "Tecnico Superiore per lo Sviluppo Software" (modulo di 60 ore), POR Sicilia 2000/06

Ottobre-Dicembre, 2005 Docente di Reti di Calcolatori corso IFTS "Tecnico Superiore per lo Sviluppo Software" (modulo di 60 ore)

Prodotti della Ricerca

Riviste Internazionali

Patti, Davide (2017). A summary of the special issue emerging network-on-chip architectures for low power embedded systems. JOURNAL OF LOW POWER ELECTRONICS AND APPLICATIONS, vol. 7, ISSN: 2079-9268, doi: 10.3390/jlpea7030018

Catania, Vincenzo, Mineo, Andrea, Monteleone, Salvatore, Palesi, Maurizio, Patti, Davide (2017). Improving Energy Efficiency in Wireless Network-on-Chip Architectures. ACM JOURNAL ON EMERGING TECHNOLOGIES IN COMPUTING SYSTEMS, vol. 14, p. 1-24, ISSN: 1550-4832, doi: 10.1145/3138807

Catania, Vincenzo, La Torre, Giuseppe, Monteleone, Salvatore, Panno, Daniela, Patti, Davide (2017). User-generated services composition in smart multi-user environments. JOURNAL OF SENSOR AND ACTUATOR NETWORKS, vol. 6, ISSN: 2224-2708, doi: 10.3390/jsan6030020

Catania V, Mineo A, Monteleone S, Palesi M, Patti D (2016). Cycle-accurate network on chip simulation with Noxim. ACM TRANSACTIONS ON MODELING AND COMPUTER SIMULATION, vol. August 2016, p. 1-25, ISSN: 1049-3301, doi: 10.1145/2953878

Palesi M, Patti D, Ascia G, Panno D, Catania V (2015). Coupling routing algorithm and data encoding for low power Networks on Chip. JOURNAL OF COMPUTER SCIENCE, vol. 11, p. 552-566, ISSN: 1549-3636, doi: 10.3844/jcssp.2015.552.566

Araldo A, Catania V, Patti D (2015). Parameter Space Representation of Pareto Front to Explore Hardware-Software Dependencies. ACM Transactions On Embedded Computing SYSTEMS, vol. 14, 77, ISSN: 1539-9087, doi: <http://dx.doi.org/10.1145/2764457>

Catania V, Mineo A, Monteleone S, Patti D (2014). Distributed topology discovery in self-assembled nano network-on-chip. Computers & Electrical Engineering, vol. 40, p. 292-306, ISSN: 0045-7906, doi: 10.1016/j.compeleceng.2014.09.003

Catania V, Patti D, Palesi M, Spadaccini A, Fazzino F. An open and platform-independent instruction-set simulator for teaching computer architecture. WSEAS Transaction On Information Science And Application, ISSN: 1790-0832

D. Patti, A. Spadaccini, M. Palesi, F. Fazzino, V. Catania. Supporting Undergraduate Computer Architecture Students Using a Visual MIPS64 CPU Simulator. *IEEE Transaction On Education*, vol. VOL. 55, NO. 3, AUGUST 2012, ISSN: 0018-9359, doi: 10.1109/TE.2011.2180530Vg

G. Ascia, V. Catania, A. G. Di Nuovo, M. Palesi, D. Patti. Performance Evaluation of Efficient Multi-Objective Evolutionary Algorithms for Design Space Exploration of Embedded Computer Systems. *Applied Soft Computing*, ISSN: 1568-4946, doi: 10.1016/j.asoc.2009.11.029

V. Catania, M. Palesi, D. Patti. Reducing Complexity of Multi-objective Design Space Exploration in VLIW-based Embedded Systems. *ACM Transactions on Architectures and Code Optimization*, Volume 5 Issue 2, August 2008 Article No. 11.

G. Ascia, V. Catania, M. Palesi, D. Patti. Implementation and Analysis of a New Selection Strategy for Adaptive Routing in Networks-on-Chip. *IEEE Transactions on Computers*, vol. 57, no. 6, pp. 809–820, June 2008.

V. Catania, M. Palesi, D. Patti. Analysis and Tools for the Design of VLIW Embedded Systems in a Multi-objective Scenario *Journal of Circuits, Systems and Computers*, vol. 16, no. 5, pp. 819–846, Oct. 2007.

G. Ascia, V. Catania, A. G. Di Nuovo, M. Palesi, D. Patti. Efficient Design Space Exploration for Application Specific Systems-on-a-Chip. *Journal of Systems Architecture*, vol. 53, no. 10, pp. 733–750, Oct. 2007.

G. Ascia, V. Catania, M. Palesi, D. Patti. Improving Wormhole Adaptive Routing in Networks on Chip. *WSEAS Transactions on Computers*, vol. 5, no. 3, pp. 544–551, March 2006.

Volumi a Diffusione Internazionale

Giuseppe Ascia, Vincenzo Catania, Di Nuovo A., Maurizio Palesi, Davide Patti Computational Intelligence to Speed-Up Multi-Objective Design Space Exploration of Embedded Systems. *Multi-Objective Optimization In Computational Intelligence: Theory and Practice*. New South Wales: Lam Thu Bui and Sameer Alam, ISBN: 978-1-59904-498-9, doi: 10.4018/978-1-59904-498-9.ch010

Patti Davide, Palesi Maurizio, Catania Vincenzo Merging Compilation and Microarchitectural Configuration Spaces for Performance/Power Optimization in VLIW-Based Systems. *Springer International Publishing, Modern Trends and Techniques in Computer Science*. vol. 285, p. 203-212, doi: 10.1007/978-3-319-06740-7_18

Catania V, Monteleone S, Palesi M, Patti D THE WEB AS A PLATFORM FOR EXPERIMENTAL HUMAN-COMPUTER LINGUISTIC INTERACTION. Simon T. Yates, *Machine Vision And Human-Machine Interface Technologies, Applications And Challenges*. ISBN: 978-1-63484-052-1

Atti di Congressi Internazionali

G. Ascia, V. Catania, M. Palesi, and D. Patti. EPIC-Explorer: A Parameterized VLIW-based Platform Framework for Design Space Exploration. In *First Workshop on Embedded Systems for Real-Time Multimedia (ESTIMedia)*, pp. 65–72, Newport Beach, California, USA, Oct. 3–4 2003.

G. Ascia, V. Catania, M. Palesi, and D. Patti. Multi-Objective Optimization of a Parameterized VLIW Architecture. In *NASA/DoD Conference on Evolvable Hardware*, pp. 191–198, Seattle, Washington, USA, Jun. 24–26 2004.

G. Ascia, V. Catania, M. Palesi, D. Patti. A System-level Framework for Evaluating Area/Performance/Power Trade-offs of VLIW-based Embedded Systems. In *Asia and South Pacific Design Automation Conference*, Shanghai, Cina, Jan. 18–21, 2005.

G. Ascia, V. Catania, M. Palesi, D. Patti. Hyperblock Formation: A Power/Energy Perspective for High Performance VLIW Architectures. In *IEEE International Symposium on Circuits and Systems*, Japan, May 21–26, 2005.

G. Ascia, V. Catania, M. Palesi, D. Patti. Exploring Design Space of VLIW Architectures. In *IEEE 16th International Conference on Application-specific Systems, Architectures and Processors*, pp. 66–91, Samos, Greece, Jul. 23–25, 2005.

G. Ascia, V. Catania, M. Palesi, D. Patti. A New Selection Policy for Adaptive Routing in Network on Chip. In International Conference on Electronics, Hardware, Wireless and Optical Communications. Madrid, Spain, February 15-17, 2006.

G. Ascia, V. Catania, A. Di Nuovo, M. Palesi, D. Patti. Fuzzy Simulation to Speedup Computer Design. 4th Industrial Simulation Conference, pp. 285–289, Palermo, Italy, June 5–7 2006.

G. Ascia, V. Catania, A. Di Nuovo, M. Palesi, D. Patti. A Multiobjective Genetic Fuzzy Approach for Intelligent System-level Exploration in Parameterized VLIW Processor Design. IEEE Congress on Evolutionary Computation. Vancouver, BC, Canada, July 2006.

G. Ascia, V. Catania, A. Di Nuovo, M. Palesi, D. Patti. An Efficient Hierarchical Fuzzy Approach for System Level System-on-a-Chip Design. IC-SAMOS: Embedded Computer Systems: Architectures, Modeling, and Simulation. Samos, Greece, July 17-20, 2006.

G. Ascia, V. Catania, A. Di Nuovo, M. Palesi, D. Patti. Fuzzy Decision Making in Embedded System Design IEEE/ACM/IFIP International Conference on Hardware-Software Codesign and System Synthesis, Seoul, Korea, October 22-25, 2006.

G. Ascia, V. Catania, M. Palesi, D. Patti. Neighbors-on-Path: A New Selection Strategy for On-Chip Networks. Fourth IEEE Workshop on Embedded Systems for Real Time Multimedia, pp. 79–84, Seoul, Korea, October 26-27, 2006.

V. Catania, G. De Francisci Morales, A. G. Di Nuovo, M. Palesi, D. Patti. High Performance Computing for Embedded System Design: A Case Study. 11th EUROMICRO Conference on Digital System Design, Architectures, Methods and Tools. p. 656-659

V. Catania, G. De Francisci Morales, A. G. Di Nuovo, M. Palesi, D. Patti. An Effective Methodology to Multi-objective Design of Application Domain-specific Embedded architectures. 12th Euromicro Conference on Digital System Design.

D. Patti, Andrea Spadaccini, Maurizio Palesi, Fabrizio Fazzino, Vincenzo Catania. Improving the Teaching Effectiveness in an Introductory Computer Architecture Course. International Conference on Computational Intelligence and Software Engineering

Catania V, John Lyle, Salvatore Monteleone, Shamal Faily, D. PATTI, Fabio Ricciato. Cross-Platform Access Control for Mobile Web Applications. 2012 IEEE International Symposium on Policies for Distributed Systems and Networks, Chapel Hill, NC, USA. ISBN 978-1-4673-1993-5

V. Catania, G. La Torre, S. Monteleone, D. PATTI, F. Ricciato, S. Vercelli. A Novel approach to Web of Things: M2M and enhanced Javascript technologies. IEEE International Workshop on Machine-to-Machine Communications and Networking.

Catania V, Mineo A, Monteleone S, Patti D. A first effort for a distributed segment-based approach on self-assembled nano networks. Proceedings of the Sixth International Workshop on Network on Chip Architectures. ISBN: 9781450323703, Davis, CA, USA, 7-11 Dicembre, doi: 10.1145/2536522.2536532

Patti D, Mineo A, Monteleone S, Catania V. Topology Discovery in Deadlock Free Self-assembled DNA Networks. Springer International Publishing, Modern Trends and Techniques in Computer Science. p. 301-311

Patti D, Palesi M, Catania V. Merging Compilation and Microarchitectural Configuration Spaces for Performance/Power Optimization in VLIW-Based Systems. Springer International Publishing, Modern Trends and Techniques in Computer Science. p. 203-212

Catania V, Patti D, Sciacca M G. Introducing Consciousnet : Internet Content as an Environment for Human-Machine Interaction. HCI International 2014. LECTURE NOTES IN COMPUTER SCIENCE, ISSN: 0302-9743, Creete, 22-27 June 2014

Catania V, Mineo A, Monteleone S, Patti D. A Low-resource and Scalable Strategy for Segment Partitioning of Many-core Nano Networks. ACM Digital Library. Minnesota, 14-18 June 2014, doi: <http://dx.doi.org/10.1145/2613908.2613915>

- Catania, V., Mineo, A., Monteleone, S., Palesi, M., Patti, D. Noxim: An open, extensible and cycle-accurate network on chip simulator Conference on Application-Specific Systems, Architectures and Processors. p. 162-163, ISBN: 978-1-4799-1925-3 (2015)
- Catania, V., La Torre, G., Monteleone, S., Panno, D., Patti, D. User-Generated services: Policy Management and access control in a cross-domain environment 26th IEEE International Conference on Application-Specific Systems, Architectures and Processors, ASAP 2015, art. no. 7289163, pp. 668-673.
- Mohd Shahrizal R, Ooi Chia Y, Marsono M, Yaghini P, Bagherzadeh N, Patti D, Catania V, Palesi M (2015). An Energy Aware Transmission Control in Wireless Network-on-Chip. Proceedings of Kuala Lumpur - APPLIED COMPUTER and APPLIED COMPUTATIONAL SCIENCE (ACACOS '15).
- Catania, V., Mineo, A., Monteleone, S., Palesi, M., Patti, D. Improving the energy efficiency of wireless Network on Chip architectures through online selective buffers and receivers shutdown 2016 13th IEEE Annual Consumer Communications and Networking Conference, CCNC 2016, art. no. 7444860, pp. 668-673.
- Catania, V., Mineo, A., Monteleone, S., Palesi, M., Patti, D. Energy efficient transceiver in wireless Network on Chip architectures Proceedings of the 2016 Design, Automation and Test in Europe Conference and Exhibition, DATE 2016, art. no. 7459514, pp. 1321-1326.
- Palesi, M., Daneshtalab, M., Wang, X., Ebrahimi, M., Patti, D. Message from the chairs ACM International Conference Proceeding Series, 15-October-2016, p. iii.
- Patti, Davide, Ebrahimi, Masoumeh, Hollstein, Thomas, Daneshtalab, Masoud, Palesi, Maurizio, Wang, Xiaohang (2017). Message from the Chairs. In: 10th International Workshop on Network on Chip Architectures, NoCArc 2017 - In conjunction with the 50th Annual IEEE/ACM International Symposium on Microarchitecture, MICRO 2017. Association for Computing Machinery, Inc, ISBN: 9781450355421, usa, 2017
- Vincenzo Catania, Salvatore Monteleone, Maurizio Palesi, Davide Patti (2018). Packetization of Shared-Memory Traces for Message Passing Oriented NoC Simulation. In: ISC High Performance 2018.
- Ascia, Giuseppe, Catania, Vincenzo, Monteleone, Salvatore, Palesi, Maurizio, Patti, Davide, Jose, John (2018). Improving energy consumption of NoC based architectures through approximate communication. In: 2018 7th Mediterranean Conference on Embedded Computing, MECO 2018 - Including ECYPS 2018, Proceedings. p. 1-4, Institute of Electrical and Electronics Engineers Inc., ISBN: 9781538656822, mne, 2018, doi: 10.1109/MECO.2018.8406045
- Ascia, Giuseppe, Catania, Vincenzo, Monteleone, Salvatore, Palesi, Maurizio, Patti, Davide, Jose, John (2019). Approximate Wireless Networks-on-Chip. In: Proceedings - 33rd Conference on Design of Circuits and Integrated Systems, DCIS 2018. p. 1-6, Institute of Electrical and Electronics Engineers Inc., ISBN: 9781728101712, fra, 2018, doi: 10.1109/DCIS.2018.8681491